

3. INTERFAȚA SERIALĂ

3.1. Scopul lucrării

Lucrarea urmărește cunoașterea principiilor comunicației seriale și a modului de realizare a interfeței seriale pentru calculatoarele IBM PC, în particular a circuitului 8250 utilizat la aceste calculatoare.

3.2. Considerații teoretice

3.2.1. Semnalele interfeței seriale

Legătura între un sistem de calcul și un modem, un sistem de calcul și un periferic sau între două sisteme aflate la distanță mică se realizează prin conectori cu 25 de contacte. În Figura 3.1 se prezintă denumirea semnalelor și sensul acestora. Cifrele indică numărul pinilor conectorilor, iar cifrele din paranteze reprezintă semnalele conform standardului V.24.

Transmitted Data (*Transmisie date*)

Datele sunt transmise serial pe această linie. După bitul de start se transmite bitul 0, cel mai puțin semnificativ dintr-un octet. În general, pentru transmisie este necesar ca semnalele RTS, CTS, DTR și DSR să fie active. Aceste semnale sunt activate în cadrul secvenței de stabilire a legăturii cu modemul.

Received Data (*Recepție date*)

Această linie este utilizată pentru recepția datelor de la modem sau de la un dispozitiv extern.

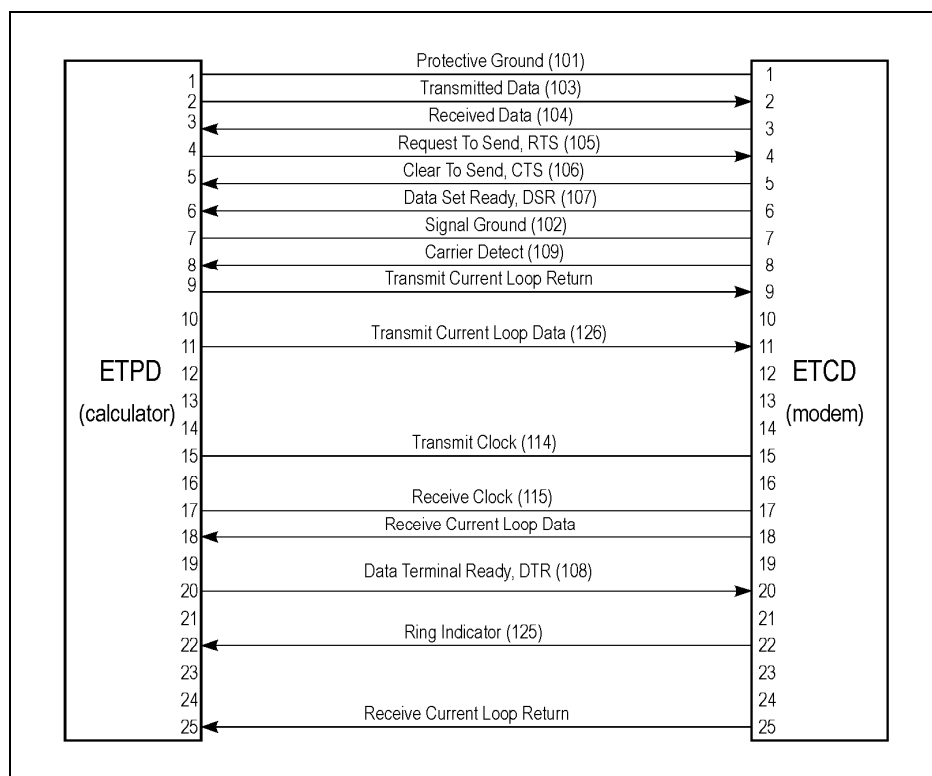


Figura 3.1. Semnalele interfeței seriale.

Request To Send, RTS (Cerere de emisie)

Se indică modemului sau dispozitivului extern faptul că ETPD este gata pentru transmisia datelor. Răspunsul la acest semnal se recepționează pe linia CTS.

Clear To Send, CTS (Modem gata de emisie)

Prin această linie interfața sesizează faptul că modemul sau dispozitivul extern este pregătit pentru transmisia datelor.

Data Set Ready, DSR (Modem operațional)

Interfața sesizează prin această linie starea operațională a modemului sau dispozitivului extern. Semnalul de pe această linie reprezintă răspunsul la semnalul DTR.

Carrier Detect (*Detectare purtătoare de semnal*)

Indică faptul că pe linia serială se transmit date (este prezentă purtătoarea de semnal). Acest semnal se mai numește **Received Line Signal Detector**.

Transmit Current Loop Data
Transmit Current Loop Return
Receive Current Loop Data
Receive Current Loop Return

Aceste linii permit comunicația între echipamente aflate la oarecare distanță, fără utilizarea unor modemuri. Metoda utilizată se numește transmisie prin buclă de curent.

Data Terminal Ready, DTR (*Terminal de date operațional*)

Prin această linie ETPD indică modemului sau dispozitivului extern faptul că este operațional. Răspunsul la acest semnal este semnalul DSR.

Ring Indicator, RI (*Indicator de apel*)

Prin această linie modemul indică interfeței seriale un apel de la modemul sau echipamentul aflat la distanță.

Secvența de stabilire a legăturii între ETPD și modem constă pe scurt din următoarele operații: programul activează semnalul DTR și așteaptă răspunsul DSR de la modem. În continuare se activează semnalul RTS, și se așteaptă răspunsul CTS de la modem.

În cazul în care nu se utilizează modemuri, distanța maximă este de 15-20 m.

3.2.2. Registrele circuitului 8250

Interfața serială a calculatoarelor IBM PC este realizată de obicei cu circuitul 8250. În unele cazuri se utilizează circuitul 16450 sau 16550. Circuitul 16450 poate fi programat în mod identic cu circuitul 8250. Circuitul 16550 este compatibil la nivel de pini cu circuitul 8250, fiind compatibil și din punct de vedere al programării, dar are o memorie FIFO internă care poate fi validată sau invalidată prin program.

Registrele circuitului sunt accesibile prin instrucțiuni de I/E. Pentru primul adaptor serial, adresele porturilor sunt cuprinse între 3F8h și 3FEh, iar pentru al doilea adaptor între 2F8h și 2FEh. Primele două porturi

permit accesul la mai multe registre ale circuitului. Există și registre care nu sunt accesibile prin program.

Denumirea registrelor și adresele porturilor pentru primul adaptor, respectiv al doilea adaptor sunt prezentate în continuare. Prin W/O (*Write/Only*) se indică faptul că portul poate fi doar înscris, iar prin RW (*Read/Write*) faptul că acesta poate fi citit și înscris.

- 3F8h (2F8h) **THR** - Buffer de transmisie (*Transmitter Holding Register, W/O*);
Registru divizor, octetul c.m.p.s., dacă bitul 7 al registrului de control al liniei (LCR) este 1 (*Divisor Latch Register LSB, RW*);
- 3F8h (2F8h) **RBR** - Buffer de recepție (*Receiver Buffer Register, R/O*);
- 3F9h (2F9h) **IER** - Registru de validare a întreruperilor (*Interrupt Enable Register, RW*);
Registru divizor, octetul c.m.s., dacă bitul 7 al registrului de control al liniei (LCR) este 1 (*Divisor Latch Register MSB, RW*);
- 3FAh (2FAh) **IIR** - Registru de identificare a întreruperilor (*Interrupt Identification Register, R/O*);
- 3FBh (2FBh) **LCR** - Registru de control al liniei (*Line Control Register, RW*);
- 3FCh (2FCh) **MCR** - Registru de control al modemului (*Modem Control Register, RW*);
- 3FDh (2FDh) **LSR** - Registru de stare a liniei (*Line Status Register, R/O*);
- 3FEh (2FEh) **MSR** - Registru de stare a modemului (*Modem Status Register, R/O*).

THR - Transmitter Holding Register (W/O)

Este selectat dacă bitul 7 al registrului LCR este 0. Caracterul care trebuie transmis va fi înscris în acest registru. Dacă registrul TSR (*Transmitter Shift Register*, descris mai jos) se golește, deci circuitul poate începe transmisia unui nou caracter, conținutul registrului THR va fi transferat în registrul TSR și se începe transmisia caracterului pe linie.

Dacă registrul THR se golește (deci poate fi înscris cu un nou caracter), circuitul generează o întrerupere dacă generarea întreruperilor este validată. Starea acestui registru se poate determina prin testarea bitului 5 al registrului LSR.

TSR - Transmitter Shift Register

Este un registru intern care nu este accesibil prin program. La terminarea transmisiei unui caracter, conținutul registrului THR este transferat automat în registrul TSR și se începe transmisia acestuia.

Dacă registrul TSR se golește (deci ar putea începe transmisia unui nou caracter), dar registrul THR este gol, circuitul generează o întrerupere. Starea acestui registru se poate determina prin testarea bitului 6 al registrului LSR.

RBR - Receiver Buffer Register (R/O)

Este selectat dacă bitul 7 al registrului LCR este 0. Un caracter recepționat este depus în acest registru, de unde trebuie preluat de programul de recepție înaintea terminării recepției unui nou caracter. În caz contrar apare o eroare de suprapunere (*overrun error*). Recepția unui caracter determină generarea unei întreruperi. Starea acestui registru se poate determina prin testarea bitului 0 al registrului LSR.

IER - Interrupt Enable Register (R/W)

Este selectat dacă bitul 7 al registrului LCR este 0. Circuitul poate genera patru tipuri de întreruperi, cu nivele de prioritate diferite. Registrul IER permite validarea independentă a generării acestor întreruperi (Figura 3.2).

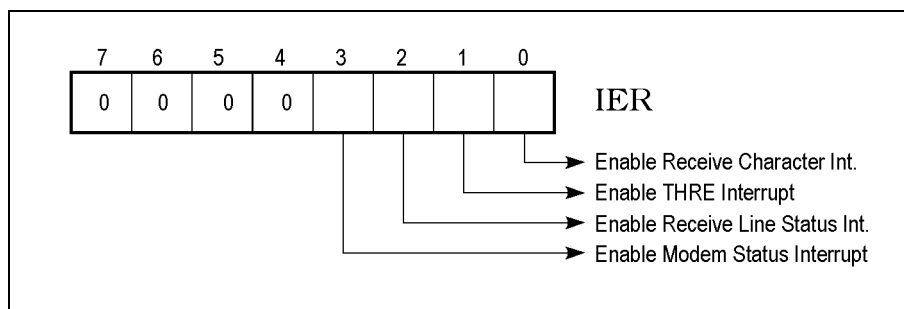


Figura 3.2. Registrul IER.

- Bitul 0 (*Enable Receive Character Interrupt*) permite validarea generării întreruperii la recepția unui caracter.
- Bitul 1 (*Enable Transmitter Holding Register Empty Interrupt*) validează generarea întreruperii la golirea registrului THR, deci după transferarea conținutului acestui registru în registrul TSR. La apa-

riția acestei întreruperi se poate înscrie un nou caracter în registrul THR.

- Bitul 2 (*Enable Receive Line Status Interrupt*) validează generarea unei întreruperi la modificarea registrului de stare a liniei (LSR), de obicei la apariția unor erori de recepție.
- Bitul 3 (*Enable Modem Status Interrupt*) validează generarea unei întreruperi la modificarea registrului de stare al modemului (MSR).

Divisor Latch Register LSB & MSB (R/W)

Cele două registre sunt accesibile prin porturile cu adresele 3F8h (2F8h), respectiv 3F9h (2F9h), dacă bitul 7 al registrului de control al liniei (LCR) este 1. Conțin valoarea cu care trebuie divizată frecvența ceasului propriu al circuitului 8250 (1.8432 MHz) pentru a se obține debitul binar necesar. Pentru calculul divizorului trebuie să se țină cont de factorul de ceas al circuitului 8250, de obicei 16 (debitul binar este de 16 ori mai mic decât frecvența obținută prin divizare). Se poate utiliza formula:

$$\text{Divizor} = 1843200 / (\text{DebitBinar} * 16)$$

Tabelul 3.1 conține divizorii corespunzători diferitelor debite binare.

Tabelul 3.1. Divizorii frecvenței de 1.8432 MHz pentru diferite debite binare.

Debit binar (biți/s)	Divizor (hexa)	Debit binar (biți/s)	Divizor (hexa)
50	900h	2.400	30h
110	417h	3.600	20h
150	300h	4.800	18h
300	180h	7.200	10h
600	C0h	9.600	0Ch
1.200	60h	19.200	06h
1.800	40h	38.400	03h
2.000	3Ah	115.200	01h

IIR - Interrupt Identification Register (R/O)

Deși întreruperile generate de circuitul 8250 apar pe un singur nivel (IRQ4 pentru primul adaptor și IRQ3 pentru adaptorul al doilea), ac-

este întreruperi pot avea patru tipuri de cauze, cu priorități diferite. Identificarea cauzei întreruperii se poate realiza prin testarea biților 2-0 din registrul de identificare a întreruperilor (IIR). Ceilalți biți ai registrului nu sunt utilizați la circuitul 8250.

Semnificația biților utilizați ai registrului IIR este indicată în Tabelul 3.2.

Tabelul 3.2. Biții registrului IIR.

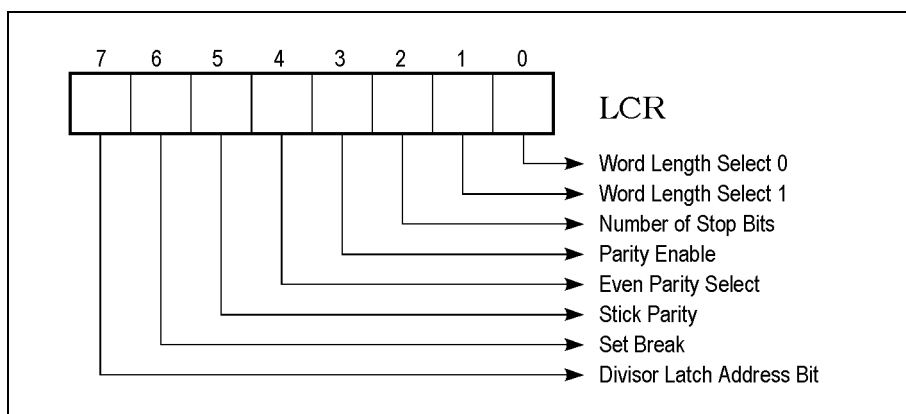
Biți 2-0	Prioritate	Tip întrerupere	Cauza întreruperii	Resetarea întreruperii
001	-	-	Nu există întrerupere	-
000	3 (minimă)	Modificare stare modem	Modificare CTS, DSR, RI sau purtătoare	Citire registru de stare modem (MSR)
010	2	Terminare transmisie caracter	Registrul THR gol	Citire IIR sau scrierea unui caracter în THR
100	1	Recepție caracter	Registrul RBR conține un caracter recepționat	Citire registru RBR
110	0 (maximă)	Modificare stare linie	Eroare de suprapunere, de încadrare sau de paritate, sau transmisie spații (Break)	Citire registru de stare linie (LSR)

Din Tabelul 3.2 se observă că circuitul se poate utiliza și prin polling, testând periodic bitul 0 al registrului de identificare a întreruperilor.

Prin înscrierea registrului LCR (Figura 3.3) se pot stabili parametrii transmisiei. Semnificația biților este următoarea:

- Biții 1-0 (*Word Length Select*) specifică lungimea caracterelor transmise:

00	5 biți / caracter
01	6 biți / caracter
10	7 biți / caracter
11	8 biți / caracter

LCR - Line Control Register (R/W)**Figura 3.3.** Registrul LCR.

- Bitul 2 (*Number of Stop Bits*) indică numărul biților de stop utilizați pentru transmisie sau așteptați la recepție:

0	1 bit de stop
1	2 biți de stop (1.5 biți dacă lungimea caracterelor este de 5 biți)
- Bitul 3 (*Parity Enable*) validează verificarea parității:

0	fără verificarea parității
1	cu verificarea parității
- Bitul 4 (*Even Parity Select*) indică tipul parității utilizate:

0	paritate impară
1	paritate pară
- Bitul 5 (*Stick Parity*) permite transmiterea sau așteptarea unor biți de paritate cu valoare fixă, 0 sau 1:

0	verificarea obișnuită a parității, conform biților <i>Parity Enable</i> și <i>Even Parity Select</i> ;
1	dacă bitul <i>Parity Enable</i> este 1, se transmit sau se verifică biți cu valoare fixă în locul bitului de paritate, conform bitului <i>Even Parity Select</i> . dacă bitul <i>Even Parity Select</i> este 0, bitul de paritate este întotdeauna 1;

dacă bitul *Even Parity Select* este 1, bitul de paritate este întotdeauna 0.

- Bitul 6 (*Set Break*). Dacă este 1, circuitul forțează linia la nivelul 0 logic atunci când nu există caractere de transmis (linia este în starea "break").
- Bitul 7 (*Divisor Latch Address Bit*) modifică rolul registrelor accesibile prin adresele 3F8h (2F8h) și 3F9h (2F9h). Dacă este 0, aceste registre sunt *Transmitter / Receiver Buffer Register*, respectiv *Interrupt Enable Register*, iar dacă este 1 registrele sunt cele utilizate pentru înscrierea divizorului care stabilește viteza de transmisie.

MCR - Modem Control Register (RW)

Se utilizează pentru comanda comunicației cu modemul (Figura 3.4).

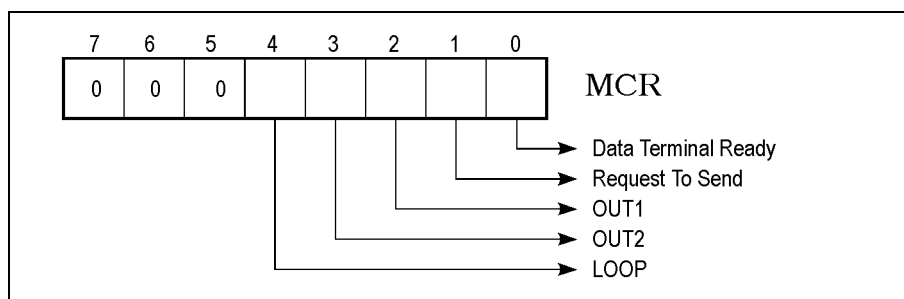


Figura 3.4. Registrul MCR.

- Bitul 0 (*Data Terminal Ready*) și bitul 1 (*Request To Send*) permit activarea semnalelor DTR și RTS ale interfeței.
- Biții 2 și 3 (*OUT1* și *OUT2*) se pot utiliza pentru implementarea unei comunicații definite de utilizator.
- Bitul 4 (*LOOP*) se utilizează pentru testare. Prin setarea acestui bit se vor efectua următoarele operații:
 1. Datele de la ieșirea registrului TSR (*Transmitter Shift Register*) vor fi recepționate în registrul RBR (*Receiver Buffer Register*);
 2. Liniile de intrare CTS, DSR, CD și RI sunt deconectate, iar comanda lor aparentă se poate realiza cu biții 0-3 ai registrului de control al modemului (DTR, RTS, OUT1, respectiv OUT2). Dacă circuitul este programat astfel încât întreruperile să fie validate, modifica-

rea acestor biți va determina generarea întreruperilor ca și în cazul în care semnalele ar fi activate de modem.

LSR - Line Status Register (R/O)

Indică starea liniei de comunicație. Biții 0-4 se referă la recepție, iar biții 6-7 se referă la transmisie (Figura 3.5).

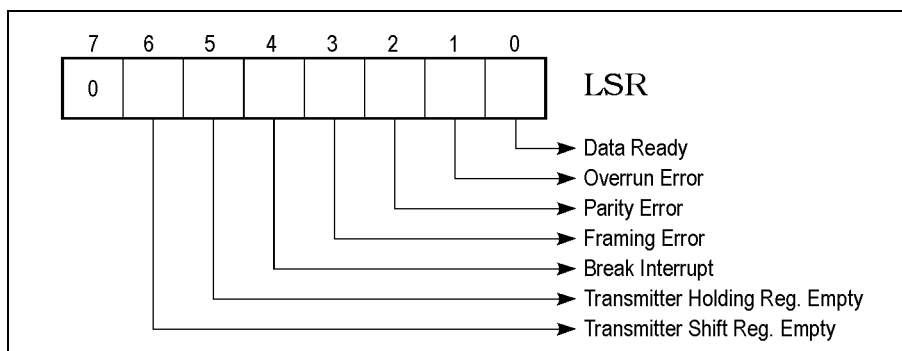


Figura 3.5. Registrul LSR.

- Bitul 0 (*Data Ready*) este setat dacă în registrul RBR se află un caracter recepționat. Bitul este șters automat în urma citirii caracterului. Dacă întreruperile sunt validate, recepția unui caracter generează o întrerupere.
- Bitul 1 (*Overrun Error*) indică o eroare de suprapunere. Este setat dacă se recepționează un caracter înaintea citirii caracterului din registrul RBR de către unitatea centrală. În acest caz se pierde unul sau mai multe caractere. Eroarea de suprapunere, ca și celelalte erori, generează o întrerupere. Bitul este resetat în urma citirii registrului LSR.
- Bitul 2 (*Parity Error*) este setat dacă se recepționează un caracter cu paritatea diferită de cea așteptată. Este resetat prin citirea registrului LSR.
- Bitul 3 (*Framing Error*) este setat dacă se recepționează un caracter fără biții de stop corespunzători. La recepție se testează numai primul bit de stop, indiferent de numărul biților de stop programați. La detectarea acestei erori circuitul încearcă să se resincronizeze. Bitul este resetat prin citirea registrului LSR.
- Bitul 4 (*Break Interrupt*) este setat dacă este sesizat nivelul 0 (spațiu) pe linie pentru o perioadă mai mare decât cea necesară

pentru transmisia unui caracter. Se depune un octet cu valoarea 0 în bufferul de recepție. La detectarea unui spațiu se generează o întrerupere. Bitul este resetat prin citirea registrului LSR.

- Bitul 5 (*Transmitter Holding Register Empty*) este setat atunci când conținutul registrului THR este depus în registrul TSR și se începe transmisia caracterului. La golirea registrului THR se generează o întrerupere. Bitul este resetat la înscrierea unui caracter în registrul THR.
- Bitul 6 (*Transmitter Shift Register Empty*) este setat dacă atât registrul THR cât și registrul TSR s-au golit.

MSR - Modem Status Register (R/O)

Conține informații despre starea modemului (Figura 3.6).

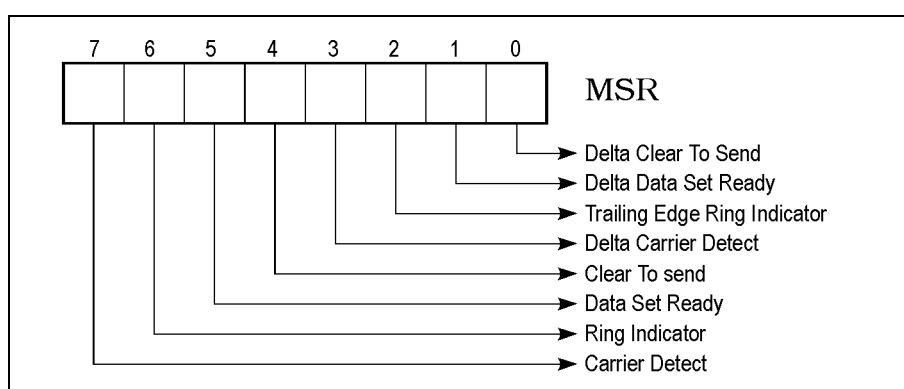


Figura 3.6. Registrul MSR.

- Biții 0-3 indică modificarea stării semnalelor CTS, DSR, RI și CD de la ultima citire a registrului MSR. Acești biți sunt resetați la citirea registrului MSR.
- Biții 4-7 indică starea curentă a semnalelor CTS, DSR, RI și CD.

3.2.3. Funcții BIOS pentru interfața serială

Funcțiile BIOS pentru comunicația serială asincronă sunt accesibile prin întreruperea 14h. Pentru controlul prin întreruperi al interfeței seri-

ale este necesară scrierea unor rutine proprii, deoarece funcțiile BIOS permit doar transmisia și recepția prin testarea stării.

În general, funcțiile returnează starea liniei în registrul AH și cea a modemului în registrul AL. Semnificația biților celor doi octeți de stare este următoarea:

AH (Stare linie)

- Bit 0 (*Data Ready*): există un caracter recepționat în registrul de recepție;
- Bit 1 (*Overrun Error*): eroare de suprapunere;
- Bit 2 (*Parity Error*): eroare de paritate;
- Bit 3 (*Framing Error*): eroare de încadrare (nu s-a recepționat nici un bit de stop);
- Bit 4 (*Break Detect*): linia este la nivelul 0 pentru un timp mai lung decât cel necesar transmiterii unui caracter;
- Bit 5 (*Transmitter Holding Register Empty*): registrul de transmisie este gol;
- Bit 6 (*Transmitter Shift Register Empty*): circuitul a terminat de transmis toate caracterele care au fost înscrise în registrul de transmisie;
- Bit 7 (*Time-Out Error*): s-a depășit timpul de așteptare pentru transmisie sau recepție.

AL (Stare modem)

- Bit 0 (*Delta Clear To Send*): starea semnalului CTS s-a modificat;
- Bit 1 (*Delta Data Set Ready*): starea semnalului DSR s-a modificat;
- Bit 2 (*Trailing Edge Ring Indicator*): semnalul RI a ajuns la nivel 1;
- Bit 3 (*Delta Carrier Detect*): starea purtătoarei de date s-a modificat;
- Bit 4 (*Clear To Send*): valoarea semnalului CTS;
- Bit 5 (*Data Set Ready*): valoarea semnalului DSR;
- Bit 6 (*Ring Indicator*): valoarea semnalului RI;
- Bit 7 (*Carrier Detect*): valoarea purtătoarei.

Funcția 00: Inițializarea parametrilor comunicației

Intrări: AH = 00h

AL = parametrii comunicației

DX = numărul portului serial (0 - 3)

Ieșiri: AH = stare linie

AL = stare modem

Octetul transmis în registrul AL are următoarea structură:

- Biți 1-0: lungimea caracterului

00	neutilizat
01	neutilizat
10	7 biți
11	8 biți
- Bit 2: numărul minim al biților de stop transmiși

0	1 bit de stop
1	2 biți de stop
- Biți 4-3: controlul parității

00	fără control de paritate
01	paritate impară
10	fără control de paritate
11	paritate pară
- Biți 7-5: viteza de transmisie

000	110 biți/s	100	1200 biți/s
001	150 biți/s	101	2400 biți/s
010	300 biți/s	110	4800 biți/s
011	600 biți/s	111	9600 biți/s

Funcția 01: Transmisie caracter

Intrări: AH = 01h

AL = caracter de transmis

DX = numărul portului serial (0 - 3)

Ieșiri: AH = stare linie

Bit 7 = 0: transmisie cu succes;

Bit 7 = 1: eroare; trebuie apelată funcția 03 pentru a determina cauza erorii.

Funcția 02: Recepție caracter

Intrări: AH = 02h

DX = numărul portului serial (0 - 3)

leșiri: AH = stare linie

Bit 7 = 0: recepție cu succes;

Bit 7 = 1: eroare; trebuie apelată funcția 03 pentru a determina cauza erorii.

AL = caracter recepționat în caz de succes.

Funcția 03: Citirea stării liniei și a modemului

Intrări: AH = 03h

DX = numărul portului serial (0 - 3)

leșiri: AH = stare linie

AL = stare modem

3.3. Desfășurarea lucrării

3.3.1. Se conectează două calculatoare cu ajutorul unui cablu serial. Pentru primul calculator se va scrie un program de transmisie pe linia serială a caracterelor introduse de la tastatură, iar pentru al doilea un program de recepție a caracterelor de pe linia serială și afișarea lor pe ecran. Se vor utiliza funcții BIOS. Se verifică funcționarea legăturii seriale, iar apoi se inversează rolul celor două calculatoare.

3.3.2. Se va scrie un program care citește un șir de caractere de la tastatură printr-o funcție DOS, iar după introducerea caracterului CR transmite întregul șir pe linia serială. Pentru al doilea calculator se va scrie un program de recepție a șirului de caractere și afișarea pe ecran a șirului recepționat. Se vor utiliza funcțiile BIOS pentru interfața serială.

3.3.3. Se rescriu programele de la punctul 3.3.2 pentru utilizarea interfeței seriale prin întreruperi. Se vor scrie rutinele de tratare a întreruperilor de transmisie și recepție pentru un caracter. Pentru partea de transmisie, programul principal inițializează circuitul 8250, depune șirul de caractere într-un buffer de transmisie, înscrie primul caracter din buffer în registrul THR și memorează într-o variabilă numărul de caractere rămase de transmis. Rutina de tratare a întreruperii de transmisie preia câte un caracter din bufferul de transmisie, transmite caracterul și actualizează numărul de caractere rămase de transmis.

Pentru partea de recepție, programul principal inițializează circuitul 8250 pentru funcționarea prin întreruperi, inițializează un indicator ca-

re arată dacă s-a recepționat un mesaj și așteaptă recepționarea mesajului, testând indicatorul care va fi poziționat în rutina de tratare a întreruperii de recepție. După recepția mesajului, afișează mesajul pe ecran. Rutina de tratare a întreruperii de recepție depune fiecare caracter recepționat într-un buffer de recepție, actualizează numărul caracterelor recepționate, iar la recepția caracterului CR poziționează indicatorul care arată recepția întregului mesaj.