



Sisteme cu microprocesoare

Cursul 5 Microprocesoare specializate

Microprocesoare specializate

- Au arhitectura dedicata pentru un anumit scop bine determinat
- Tipuri:
 - Microcontroloare
 - sistem de calcul intr-un singur circuit integrat
 - Destinat pentru aplicatii de control (sisteme incapsulate)
 - Procesoare digitale de semnal (DSP)
 - Destinate pentru aplicatii de prelucrare a semnalelor
- Sisteme incapsulate – System on Chip (SoC)
 - Mobile – consum redus de energie
 - Timp-real – timp de executie predictibil

Procesoare digitale de semnal

- Inlocuiesc schemele analogice de prelucrare a semnalelor
- De ce prelucrare digitala?
 - imunitate mai mare la zgomot (datorită diferenței relativ mari între cele două stări logice, zero și unu)
 - precizie mai mare
 - rezultatul prelucrării nu depinde de variațiile de mediu (temperatură, umiditate) sau de variații ale tensiunilor de alimentare
 - pot fi implementate procedee complexe de prelucrare (exemplu: filtre cu un număr mare de poli), a căror implementare analogică este dificilă sau chiar imposibilă datorită preciziei limitate a componentelor
 - repetabilitatea în timp a procedeelelor de prelucrare
 - modificarea procedeeului de prelucrare nu implică modificarea schemei hardware (modificarea se face prin rescrierea programului de prelucrare)

Proceduri de prelucrare a semnalelor

- Filtre, convolutii, transformate (Fourier, Laplace, Z)

$$Y(t) = \int_{-\infty}^{+\infty} f(\tau)X(t-\tau)d\tau$$

unde: $Y(t)$ - funcția (semnalul) de ieșire

$X(t)$ - funcția (semnalul) de intrare

$f(t)$ - funcția de transformare (de prelucrare)

În domeniul digital integrala se transformă într-o sumă discretă de produse de forma:

$$Y(nT) = \sum_{k=-\infty}^{+\infty} f(kT)*X(nT-kT)$$

unde: $Y(nT)$ – semnalul discret de ieșire (eșantionul n)

$X(nT)$ – semnalul discret de intrare

$f(nT)$ – funcția discretă de transformare

Caracteristici arhitecturale ale procesoarelor digitale de semnal

- Unitatea de multiplicare și acumulare repetitivă (MAC – Multiply and Accumulate)
 - Inlocuiește o UAL clasică
- Magistrale multiple de date și program
 - 2-4 magistrale
- Memorie internă pentru date și pentru program
 - Memorii RAM, ROM, pentru date, pentru program
- Seturi multiple de registre interne
 - Mai multe bancuri de registre
- Moduri de adresare orientate pe șiruri
 - Indexare automată, buffere ciclice
- Instrucțiuni complexe de multiplicare și acumulare
 - Mai multe versiuni de instrucțiuni MAC

Unitatea de multiplicare și acumulare repetitivă (MAC – Multiply and Accumulate)

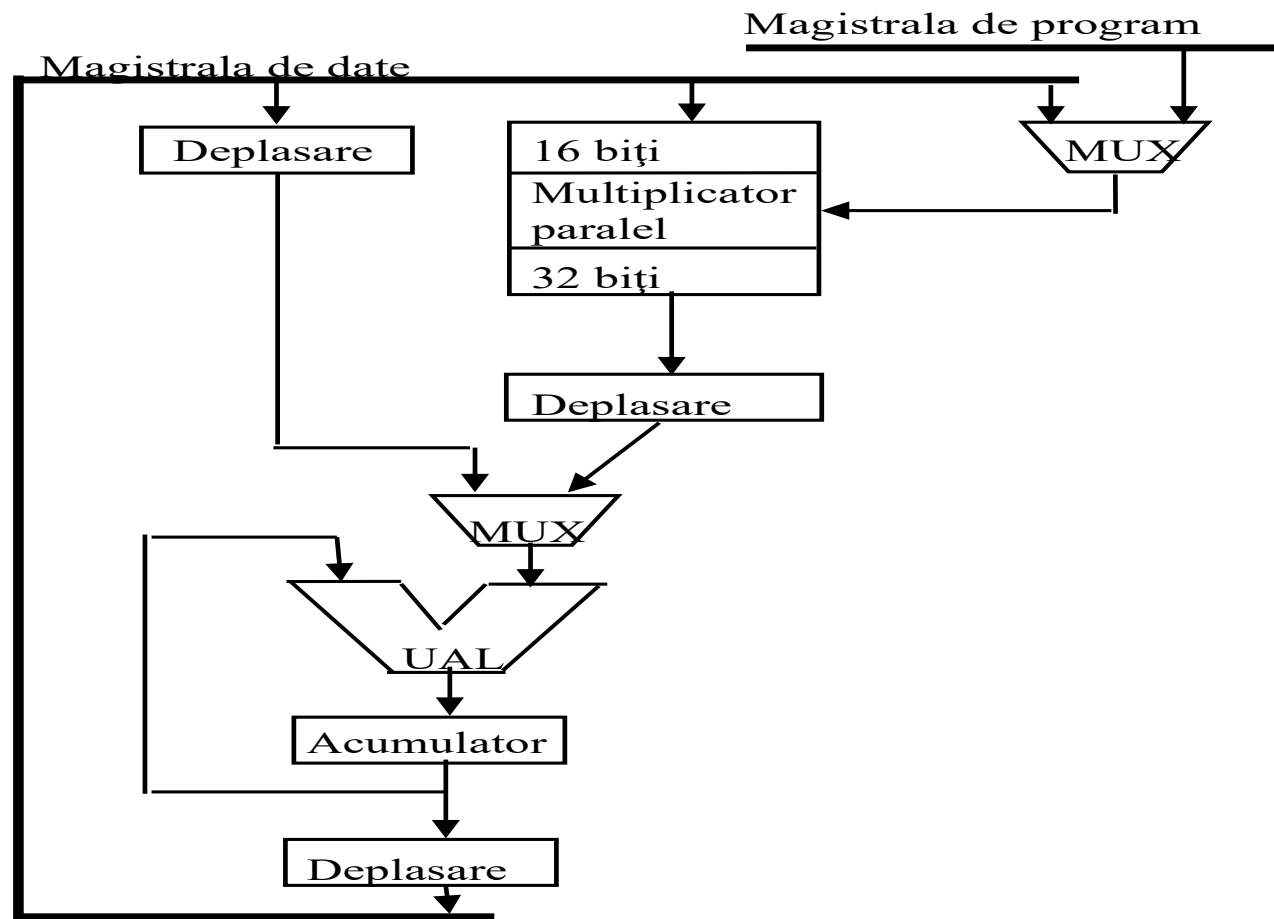


Figura 6-15 Unitatea de multiplicare și adunare (MAC)

Schema interna a procesorului TMS320C25

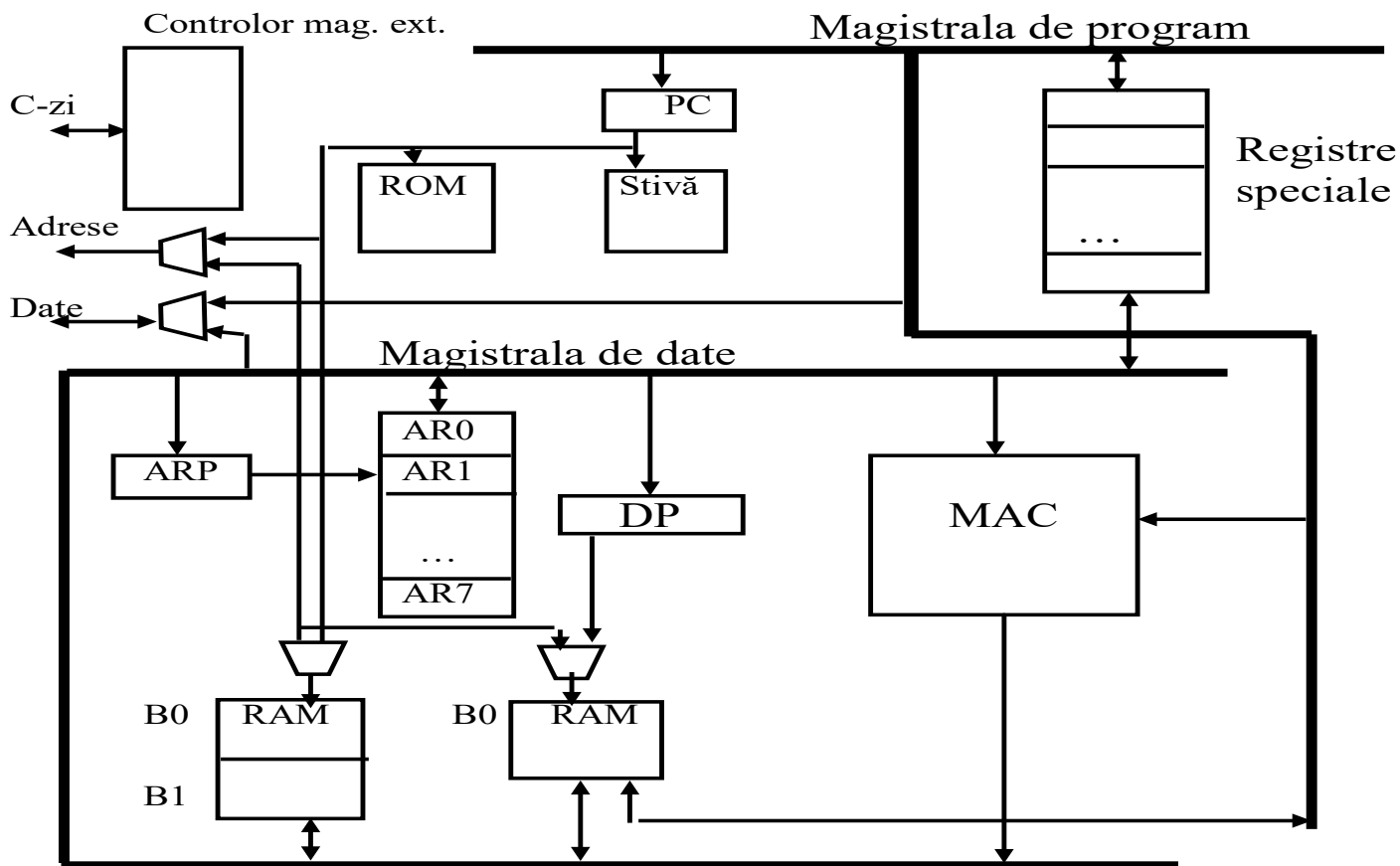


Figura 6-16 Schema de principiu a procesorului de semnal TMS320C25

Schema interna a procesorului TMS320C25

- RAM – blocuri de memorie RAM:
 - B0- 256×16 - date si program;
 - B1- 256×16 – date
 - B2- 32×16 – date
- ROM – memoria interă pentru program (memorie nevolatilă)
- MAC – modul de multiplicare și adunare
- AR0-7- registre auxiliare
- ARP – poantor către registru auxiliar
- DP – poantor de domeniu
- PC – numărător de instrucțiuni (Program Counter)

Varianțe de procesoare din familia TMS320

- procesoare pe 16 biți în virgulă fixă: TMS320C10, TMS320C20 și TMS320C50
- procesoare pe 32 de biți în virgulă flotantă: TMS320C30 și TMS320C40
- arhitectură multiprocesor orientată către aplicații multimedia: TMS320C80

Aplicatii ale procesoarelor de semnal

- acționări electrice, motoare
- senzori inteligenți
- aparate de masura
- analizoare de semnal (ex. Osciloscop digital)
- Aparatura medicala
- codoare/decodoare de semnal audio și video,
- modemuri, controloare de comunicare
- instrumente muzicale,
- jucării electronice,
- sintetizatoare de sunet,
- acceleratoare grafice 3D,
- prelucrarea primară și recunoașterea imaginilor

Limitari ale procesoarelor de semnal

- Frecventa limitata a semnalului prelucrat
 - Limitarea vine din frecventa maxima de esantionare si durata procesarilor
- Cuantizarea valorilor
 - Valori discrete
- Prelucrarea discreta in timp (si nu continua) a semnalelor

Microcontroloare

- Definitie: sistem de calcul intr-un singur circuit integrat VLSI
- Componente:
 - UCP,
 - memorie ROM (de program),
 - Memorie RAM (de date),
 - sistem de intreruperi
 - porturi de intrare/iesire,
 - Numaratoare/timere
 - Convertoare analog/numerice si numeric/analogice
 - Alte interfete (PWM, WD)



Destinatie

- Aplicatii de urmarire si de control
- Sisteme incapsulate
- Senzori inteligenti
- Avantaje:
 - Cost redus
 - Dimensiuni mici
 - Consum redus

Structura uC I 80C31/51

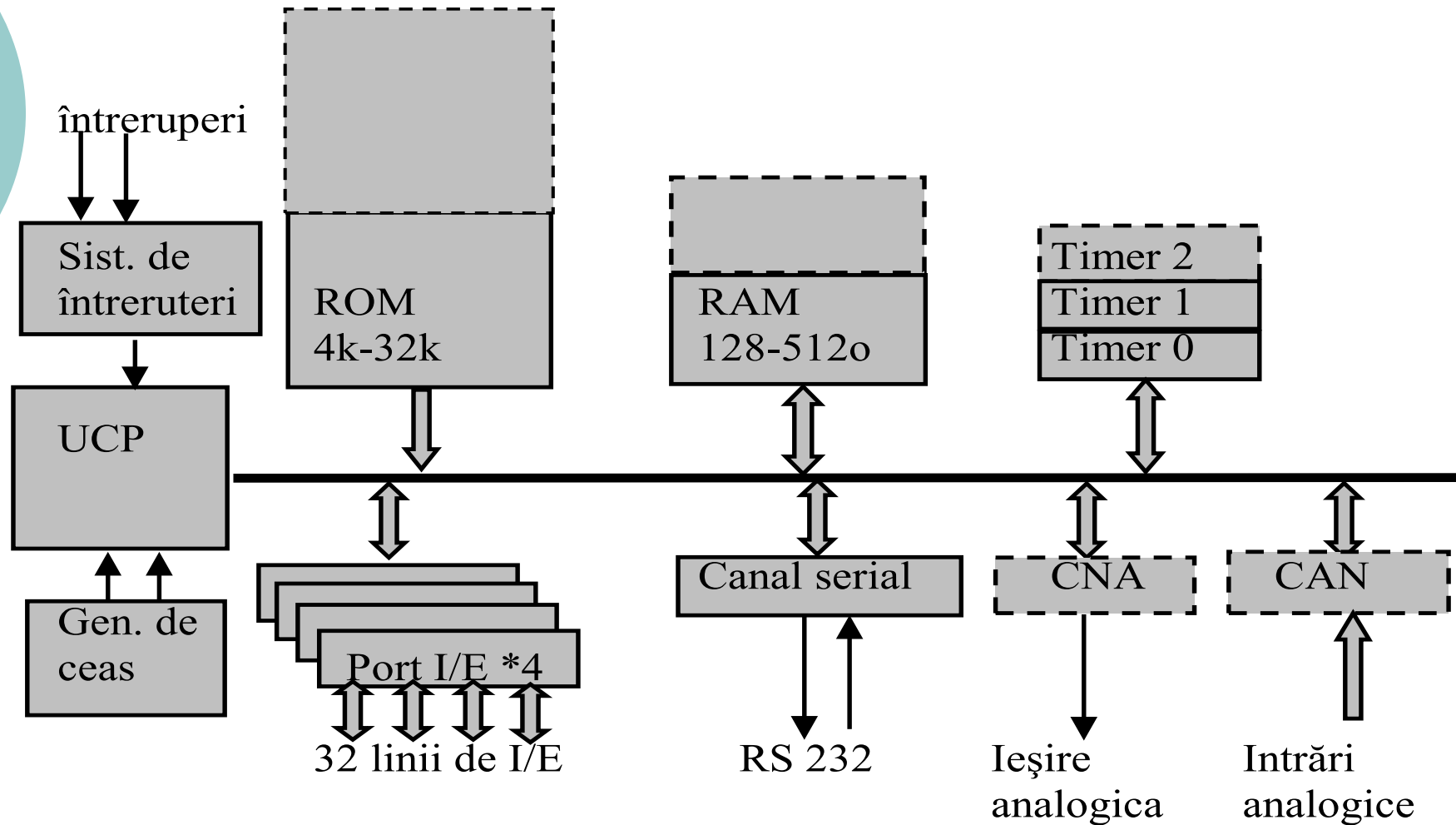


Figura 6-17 Schema bloc a familiei de microcontroloare I 80C31 ₁₄

Componentele uC I8031/51

- - **UCP** – unitatea centrală de prelucrare – asigură execuția instrucțiunilor unui program
- - **ROM** – memoria nevolatilă – conține programul de aplicație și eventualele constante de program; memoria poate fi de tip PROM (se înscrie o singură dată), EPROM (cu posibilitate de înscriere multiplă, off-line) sau EEPROM (cu posibilitate de scriere în timpul funcționării programului); dimensiunea memoriei variază funcție de varianta constructivă de la 0 la 32ko; ea se poate extinde prin adăugarea unei memorii externe.
- - **RAM** – memoria de date – păstrează variabilele programului și stiva; în prima parte a memoriei locațiile pot fi adresate ca registre interne (4 seturi a câte 8 registre); o zona de memorie poate fi adresată la nivel de bit; capacitatea memoriei depinde de varianta constructivă (128-512 octeți); memoria RAM internă poate fi extinsă cu o memorie RAM externă.
- - **sistemul de întreruperi** – gestionează cererile interne și externe de întrerupere; sursele de întrerupere sunt: 2 linii externe de întrerupere, canal serial (recepție sau transmisie de caracter) și contoare (timer0,1,2)
- - **generatorul de ceas** – generează semnalul de ceas necesar pentru funcționarea UCP și furnizează o frecvență de referință pentru contoarele interne și canalul serial

Componentele uC I8031/51

- - **porturile de intrare/ieșire** – permit achiziția sau generarea de semnale digitale; pot fi 4 sau 6 porturi a câte 8 semnale; un semnal poate fi utilizat ca intrare, ieșire sau intrare/ieșire
- - **canalul serial** – implementează protocolul de comunicație RS 232 (canal serial asincron, bidirecțional pe caracter); la unele variante poate să existe un canal serial suplimentar care implementează protocolul I2C; acest protocol permite construirea unei magistrale seriale în locul celei paralele clasice
- - **timer 0, 1, 2** – set de 2 sau 3 contoare utilizabile pentru generarea periodică a unor întreruperi (ex: ceas de timp real), pentru numărarea unor evenimente externe sau pentru generarea frecvenței de transmisie serială
- - **CNA** – convertor numeric/analogic – folosit pentru generarea unui semnal analogic; această componentă este prezentă numai la variantele mai complexe
- - **CAN** – convertor analog/numeric – folosit pentru achiziția unor semnale analogice; pot fi citite prin multiplexare pînă la 8 intrări analogice
- **WD** – watch dog
- **PWM** – puls Width modulation

Caracteristici ale uC I8031/51

- UCP
 - set redus de instructiuni
 - Instructiuni executate intr-un timp predefinit (ex: 1 us)
- Memoria ROM
 - 0-32Ko – pentru program
 - Interna sau externa
- Memoria RAM
 - 128-256 octeti
 - 4*8 registre interne
 - Registrele speciale suprapuse peste spatiul de memorie de date

Interfete

- Canale seriale:
 - RS232
 - I2C
 - Interfete de retea (ex: CAN)
- Porturi de intrare/iesire
 - 4-6 porturi * 8 biti (intrari, iesiri sau semnale bidirectionale)
- Timere/numaratoare
 - Contorizare evenimente (impulsuri)
 - Temporizare
 - Generare de semnale cu anumite frecvente
 - Ceas de timp real
- PWM –
 - Pentru generarea de semnale “continue” prin impulsuri
 - Mult mai ieftin si mai usor de realizat
- WD
 - Pentru autocontrolul bunei functionari
 - Resetare in caz de eroare

Moduri de lucru

- Regim normal
 - Toate componentele functionale (alimentate)
- Asteptare (idle mode)
 - Memoria si generatorul de ceas alimentate
- Deconectare (power-downs mode)
 - Doar memoria RAM alimentata (pt. pastrarea datelor)

Variente de procesoare

Tip	ROM/ EPROM	RAM	Viteza MHz	Interfețe
80C31 80C51 87C51	0 4k ROM 4k EPROM	128	33	-UART (RS 232), 2 contoare, 4 porturi
80C32 80C52 87C52	0 8k ROM 8k EPROM	256	20	-UART (RS 232), 3 contoare, 4 porturi
83C550 87C550	4k ROM 4k EPROM	128	16	-UART (RS 232), 2 contoare, 4 porturi, 8 canale de intrare analogice de 8 biți, contor watch-dog
80C552 83C552 87C552	0 8k ROM 8k EPROM	256	16,24	-UART (RS 232), I2C, 3 contoare, 6 porturi, 8 canale de intrare analogice de 10 biți, contor watch-dog, 2 canale de ieșire PWM
80C592 83C592	0-16k ROM 16k EPROM	512	16	



Alte familii de uC

- Intel - I8048,
- Microchip - PIC 12, PIC16, PIC17
- ARM
- Motorola 68C05



System on Chip (SoC)

- Circuit integrat care incorporeaza toate componentele unui sistem de calcul sau a unui alt sistem electronic
- Functii de procesare digitala, analogica, mixt, RF (radio frequency)
- Aplicatii: dispozitive mobile, sisteme incapsulate, Internet of Things
- Diferenta fata de microcontrolere:
 - Marime
 - Capacitate memorie, performanta procesor
 - Periferice
 - Sistem de operare

Samsung Galaxy S7

SoC: Exynos 8890

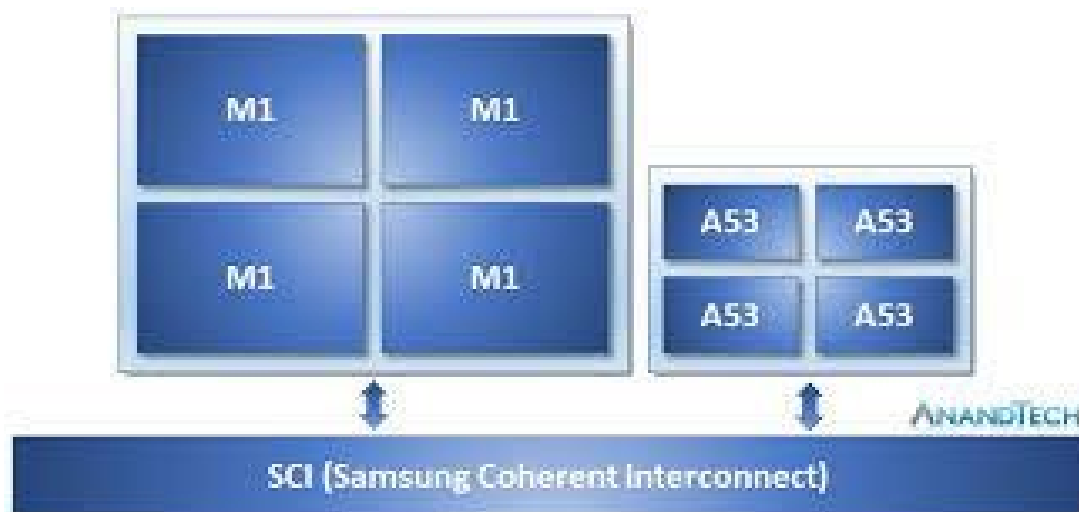
Memorie RAM: 4GB LPDDR4 1794MHz

- Memorie esterna: 32/64GB NAND (UFS)+ microSD
- Display:
 - 5.1" 1440pSAMOLED
 - 5.5" 1440p SAMOLED Dual Edge
- OS:Android 6 w/TouchWiz
- Batterie:
 - 3000mAh (11.55 WHr)
 - 3600mAh (13.86 WHr)

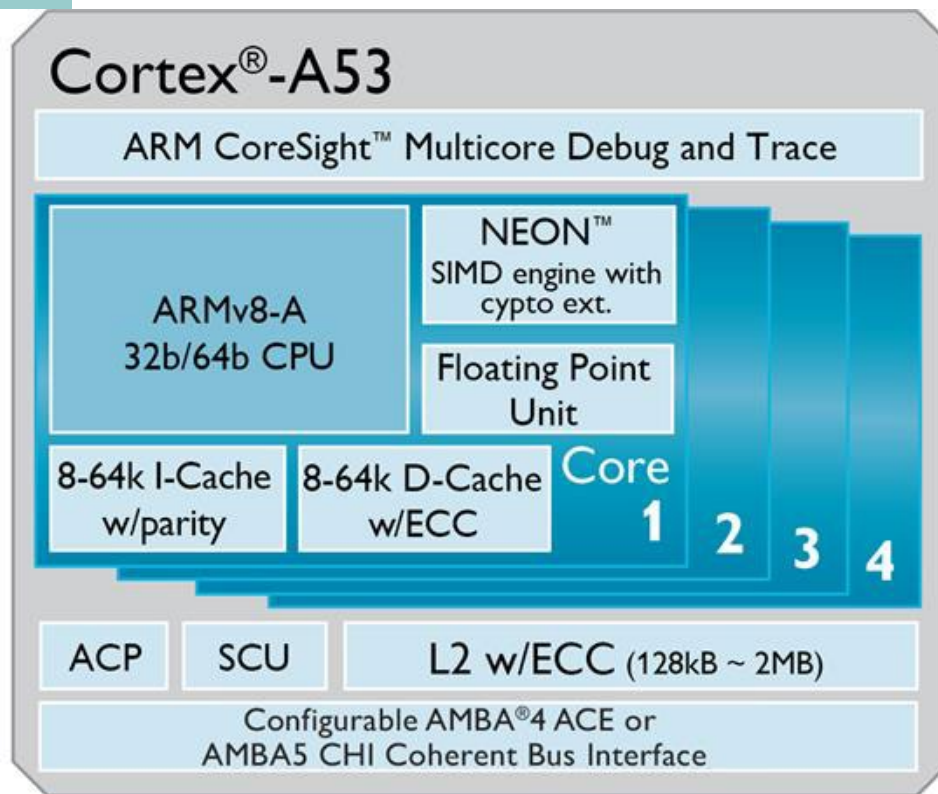


Exynos 8890

- Cortex A53: 4 core @1.586GHz (ARM)
- Exynos M1: 4 core @2.6 GHz (Samsung)
- GPU: Mali T880MP12@ 650MHz(ARM)
- 2x 32-bit LPDDR4 @ 1794MHz 28.7GB/s

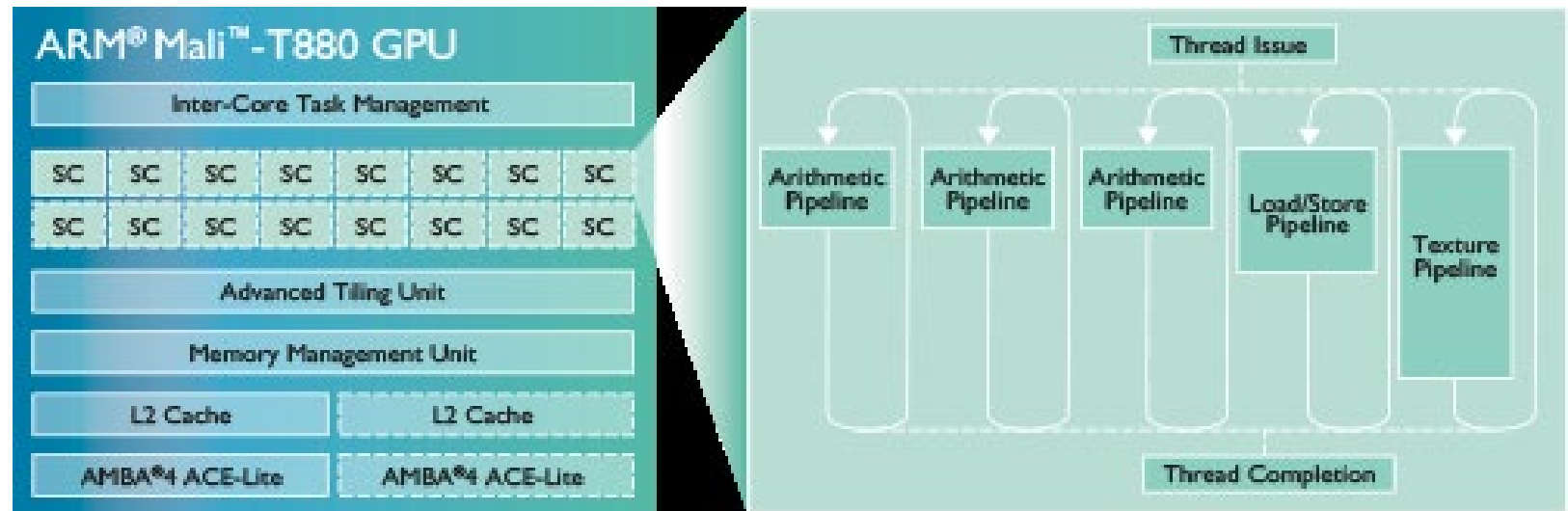


Cortex A53



- Procesor pe 64 biti, 4 core, low power, dimensiune redusa
- Arhitectura ARM ARMv8-A
- Core-uri simetrice
- FPU, SIMD, HW cryptography
- 31 registri pe 64 biti
- Virtualizare HW
- Management Cache
- In-order Pipeline
- Superscalar (2xALU pipeline)

MALI T880



- Arhitectura ARM
- Scalabil: 1-16 Core-uri
- Proceseaza blocuri de pixeli (4x4, 16x16)
- Nu proceseaza blocurile identice
- Anti-Aliasing implementat HW
- Suport HW pt procesare de imagini: OpenGL, DirectX, etc.