

0. Resurse minimale necesare !

1. Proiectul din laboratorul anterior (*test_env*, cel puțin cu activitatea 3.3, cu MPG inclus și funcțional).
2. De știut descrierile VHDL prezentate în cursul 1, cu respectarea stilului recomandat de a scrie VHDL (conform discuției din cursul 1/laborator 1, vezi exemplul cu circuitul monopuls – exact la fel se va descrie și afișorul SSD din lab 2).
3. CHEF DE ÎNVĂȚAT!

Atenție, lipsa acestor resurse, respectiv a temelor/activităților anterioare, se va sancționa drastic (nota 1).