

PORTUL PARALEL

1. Scopul lucrării

Lucrarea prezintă portul paralel standard și portul paralel îmbunătățit al calculatoarelor compatibile IBM PC. Sunt prezentate registrele și semnalele portului paralel standard, porturile bidireționale și posibilitățile de utilizare ale portului paralel pentru transferul datelor între două calculatoare. Portul paralel îmbunătățit este prezentat pe baza standardului IEEE 1284, fiind descrise modurile de transfer specificate de acest standard, metodele de detectare a tipului de port paralel din calculator, și posibilitatea utilizării modului ECP pentru transferul datelor între două calculatoare.

2. Considerații teoretice

Începând cu calculatorul IBM PC original, IBM a definit un port paralel standard pentru imprimantă. Acest port reprezenta o alternativă la portul serial mai lent, și a fost utilizat în special pentru cuplarea imprimantelor matriciale mai rapide. Definiția inițială s-a regăsit în adaptorul pentru imprimantă ("IBM *Printer Adaptor*") și adaptorul pentru monitor monocrom și imprimantă MDPA ("IBM *Monochrome Display and Printer Adaptor*").

Pe măsura creșterii numărului de echipamente care trebuie conectate la calculator, portul paralel a devenit mijlocul prin care se pot conecta periferice cu performanțe mai ridicate. Printre acestea se numără unități de partajare a imprimantelor, unități portabile de disc, unități încasate de bandă, adaptoare de rețea și unități CD-ROM. Pentru aceste periferice se utilizează porturile paralele îmbunătățite (ECP, EPP).

2.1. Portul paralel standard

2.1.1. Registrele portului paralel standard

Semnalele portului paralel standard (SPP – *Standard Parallel Port*) sunt asignate biților din registrele care constituie interfața hardware/software cu portul paralel. Adresele registrelor sunt mapate în spațiul de I/E al procesorului. Există un număr de 3 registre cu adrese consecutive, începând cu adresa de bază a portului paralel. Adresele de bază obișnuite ale SPP sunt: 3BCh, 378h sau 278h. Adresa 3BCh este utilizată de adaptoarele pentru monitor monocrom și imprimantă, iar adresele 378h și 278h de adaptoarele pentru imprimantă. Implementările mai noi ale portului paralel, care permit funcționarea în modurile avansate definite de standardul IEEE 1284, utilizează între 8 și 16 registre, cu adresele de bază 378h sau 278h. Adresele acestora pot fi relocatabile în cazul adaptoarelor de tip "*Plug and Play*".

Registrele portului paralel sunt de 8 biți, accesul direct la acestea realizându-se prin instrucțiunile IN și OUT în limbajul de asamblare, sau prin funcțiile `inportb()`, `outportb()` în limbajul C.

Registrele sunt descrise în Tabelul 6.1.

Tabelul 6.1. Registrele portului paralel standard.

Nume Registru	Offset	R/W	Intrări / Ieșiri
Registru de date	0	W	8 ieșiri LS TTL
Registru de stare	1	R	5 intrări LS TTL
Registru de control	2	W	4 ieșiri TTL cu colector deschis

Observații

1. *Offset* indică deplasamentul față de adresa de bază a portului paralel.
2. R (*Read*) indică un registru care poate fi citit, iar W (*Write*) indică un registru care poate fi înscris.
3. Registrul de date poate fi citit în cazul tuturor porturilor, dar se poate utiliza pentru o operație de intrare numai în cazul porturilor bidirecționale.
4. Registrul de control poate fi citit în scopuri de testare. Valoarea citită trebuie să fie egală cu cea înscrisă anterior în acest registru.

ROM BIOS rezervă în memoria RAM, începând de la adresa 0000:0408h, 4 cuvinte de 16 biți pentru adresa de bază a 4 porturi paralele. La pornirea sistemului, BIOS testează existența porturilor paralele cu adresele de bază 3BCh, 378h și 278h (în această ordine), și memorează adresele de bază ale porturilor găsite în cuvinte consecutive din această tabelă. Un port este detectat prin înscrierea valorii AAh în registrul de date și citirea aceluiași registru, în cazul în care portul există fiind citită aceeași valoare. Pot exista confuzii în cazul în care una sau mai multe linii sunt ținute în starea 1 logic sau 0 logic de un dispozitiv extern (sau dacă portul se află inițial în starea de înaltă impedanță). ROM BIOS memorează de asemenea numărul porturilor paralele găsite în cei doi biți superiori ai octetului de la adresa 0000:0411h (ca o valoare cuprinsă între 0 și 3).

Sistemul de operare DOS și funcțiile BIOS pentru imprimantă (accesate prin `int 17h`) asignează adresele acestor porturi la dispozitivele LPTn. Prima valoare din tabelă va fi adresa de bază pentru LPT1, a doua pentru LPT2, iar a treia pentru LPT3. Nu există o adresă standard pentru al patrulea port. Prin inversarea intrărilor în tabela BIOS, se pot schimba porturile fizice care sunt asignate dispozitivelor LPT.

Asignarea adreselor de bază ale porturilor diferă în cazul în care există un adaptor MDPA față de cazul în care acest adaptor lipsește. În Tabelul 6.2 se indică asignările tipice ale adreselor de bază pentru cele două cazuri.

Tabelul 6.2. Asignarea adreselor de bază ale porturilor la dispozitivele LPT.

Adresa de bază	Cu adaptor MDPA	Fără adaptor MDPA
3BCh	LPT1	–
378h	LPT2	LPT1
278h	LPT3	LPT2

2.1.2. Semnalele portului paralel

Portul paralel utilizează un conector mamă DB-25S aflat pe panoul din spate al calculatorului. Pentru conectarea imprimantelor paralele care respectă standardul *Centronics* se utilizează un cablu cu un conector tată DB-25P (în partea calculatorului) și un conector tată *Centronics* cu 36 de contacte (în partea imprimantei). Se utilizează 17 linii de semnal și 8 linii de masă. Liniile de semnal sunt împărțite în trei grupe: de control (4 linii), de stare (5 linii) și de date (8 linii).

Pentru descrierea semnalelor se utilizează următoarele convenții:

- Semnul “–” un semnal activ în starea electrică TTL “low” (0..+0.8 V), iar lipsa semnului indică un semnal activ în starea electrică TTL “high” (+2.4..+5 V).
- Conexiunea dintre bitul unui registru și pinul corespunzător este *directă* dacă valoarea 1 a bitului este asociată cu nivelul electric TTL “high”, și *inversată* dacă valoarea 1 a bitului este asociată cu nivelul electric TTL “low”.
- Biții registrului de date sunt notați cu D0..D7, iar cei ai registrului de stare cu S3..S7, în funcție de poziția lor. Biții registrului de control sunt notați cu C0..C3 (cei care sunt conectați la pini), C4 (pentru *IRQ Enable*) și C5 (pentru controlul direcției, numai la porturile bidirecționale). Semnul

“+”, respectiv “-” atașat ca sufix unui bit indică faptul că bitul respectiv este direct sau inversat comparativ cu pinul de ieșire sau de intrare cu care este asociat.

Semnalele sunt prezentate în Tabelul 6.3. Funcția se referă la semnalul aflat în starea activă.

Tabelul 6.3. Semnalele portului paralel standard.

In / Out	Pin DB-25	Pin Centronics	Nume semnal	Bit registru	Funcție
Out	1	1	-Strobe	C0-	Activat de calculator pentru a indica prezența datelor valide pe liniile D0..D7.
Out	2	2	Data 0	D0+	Linia 0 de date
Out	3	3	Data 1	D1+	Linia 1 de date
Out	4	4	Data 2	D2+	Linia 2 de date
Out	5	5	Data 3	D3+	Linia 3 de date
Out	6	6	Data 4	D4+	Linia 4 de date
Out	7	7	Data 5	D5+	Linia 5 de date
Out	8	8	Data 6	D6+	Linia 6 de date
Out	9	9	Data 7	D7+	Linia 7 de date
In	10	10	-Ack	S6+	Impuls negativ care indică recepția ultimului caracter.
In	11	11	Busy	S7-	Semnal activat de imprimantă atunci când nu poate primi date (buffer plin, eroare).
In	12	12	PaperEnd	S5+	Indică lipsa hârtiei.
In	13	13	SelectOut	S4+	Indică starea Online a imprimantei.
Out	14	14	-AutoFeed	C1-	Activat de calculator pentru ca imprimanta să insereze automat caracterul LF după CR.
In	15	32	-Error	S3+	Indică o condiție de eroare a imprimantei.
Out	16	31	-Init	C2+	Utilizat pentru inițializarea imprimantei.
Out	17	36	-SelectIn	C3-	Activat pentru selectarea imprimantei.
--	18-25	16, 17, 19-30, 33	Ground	–	Linii de masă. Pentru conectorul Centronics, 16 reprezintă masa electrică, iar 17 reprezintă masa mecanică

Observație: Direcția semnalelor (In, Out) este definită din punctul de vedere al calculatorului, cu excepția semnalelor *SelectOut* și *-SelectIn*, a căror direcție este definită din punctul de vedere al imprimantei.

2.1.3. Configurația registrelor

Se prezintă în continuare configurația registrelor portului paralel standard.

Registrul de date (3BCh, 378h, 278h)

D7	D6	D5	D4	D3	D2	D1	D0
Data 7	Data 6	Data 5	Data 4	Data 3	Data 2	Data 1	Data 0

La scriere, datele sunt transmise (neinversate) la pinii 2-9. Valoarea înscrisă va fi memorată și va rămâne stabilă până la înscriserea unei noi valori. La citire, în cazul în care bitul 5 al registrului de control (C5) este 0, se citește valoarea care a fost înscrisă în prealabil în registrul de date. În cazul în care bitul C5 este 1, valoarea citită reprezintă datele preluate de la pinii 2-9 (numai la porturile bidirecționale).

Registrul de stare (3BDh, 379h, 279h)

S7	S6	S5	S4	S3	S2	S1	S0
Busy	-Ack	PaperEnd	SelectOut	-Error	X	X	X

- Biții 0-2 nu sunt utilizați (nedefiniți).
- Bitul 3 (-Error): Dacă este 0, a apărut o eroare la tipărire, imprimanta este neoperațională sau nu are hârtie (neinversat).
- Bitul 4 (SelectOut): Dacă este 1, imprimanta este operațională (neinversat).
- Bitul 5 (PaperEnd): Dacă este 1, imprimanta nu are hârtie (neinversat).
- Bitul 6 (-Ack): Printr-un impuls negativ al semnalului *Acknowledge*, cu durata de aproximativ 10 ms, imprimanta indică preluarea ultimului caracter (neinversat).
- Bitul 7 (Busy): Dacă este 0, tipărirea este în curs sau bufferul imprimantei este plin (inversat).

Registrul de control (3BEh, 37Ah, 27Ah)

C7	C6	C5	C4	C3	C2	C1	C0
X	X	Dir	IRQEn	-SelectIn	-Init	-AutoFeed	-Strobe

- Bitul 0 (-Strobe): Prin setarea acestui semnal la 1 pentru cel puțin 1 μ s se indică imprimantei că există o nouă dată validă pe liniile de date (inversat).
- Bitul 1 (-AutoFeed): Dacă semnalul este setat la 1, imprimanta va trece la o linie nouă după recepționarea fiecărui caracter CR (inversat).
- Bitul 2 (-Init): Prin setarea acestui semnal la 0 pentru cel puțin 50 μ s, imprimanta va fi inițializată (neinversat).
- Bitul 3 (-SelectIn): Dacă semnalul este setat la 1, codurile DC1 și DC3 pot activa și dezactiva imprimanta (inversat).
- Bitul 4 (IRQEn): Dacă este setat la 1, un front crescător al semnalului -Ack va genera o cerere de întrerupere (nu există un semnal extern asociat acestui bit).
- Bitul 5 (Dir): La porturile bidirecționale (calculatoare PS/2 și unele calculatoare AT), acest bit indică direcția liniilor de date: 0 - ieșire; 1 - intrare (nu există un semnal extern asociat acestui bit).
- Biții 6-7 nu sunt utilizați (ignorați la scriere, nedefiniți la citire).

Pentru ieșirile C0-C3 ale registrului de control se utilizează un buffer inversor 7405 cu colector deschis, ieșirile fiind conectate la +5 V prin rezistențe (în mod obișnuit de 4.7 K Ω), astfel încât un dispozitiv extern le poate forța în starea 0, fără suprasolicitarea circuitelor din calculator. Biții C0-C3 ai registrului de control se pot utiliza și ca intrări. Pentru aceasta se vor seta ieșirile corespunzătoare la 1 logic, prin înscrierea biților c.m.p.s. ai registrului cu valoarea binară 0100, după care se va putea determina starea semnalelor externe aplicate la pinii respectivi, prin citirea portului de intrare (*feedback*) al registrului de control. Se va ține cont de inversarea biților C0, C1 și C3.

2.1.4. Întreruperi

Portul paralel poate genera o întrerupere prin setarea bitului *IRQEn* din registrul de control, dar transferul prin întreruperi nu este utilizat de BIOS și DOS. Prin setarea bitului *IRQEn* este validat un buffer cu trei stări al liniei *IRQ*, fiind generată o întrerupere la fiecare front crescător al semnalului -Ack. Pentru generarea întreruperii trebuie ca nivelul respectiv de întrerupere să fie validat prin resetarea bitului corespunzător din registrul măștilor de întrerupere (cu adresa 21h) al controlerului 8259.

Adaptorul MDPA (cu adresa de bază 3BCh) și adaptorul primar de imprimantă (cu adresa de bază 378h) utilizează de obicei întreruperea hardware de nivel 7 (IRQ 7), corespunzătoare întreruperii software INT 0Fh. Ambele adaptoare utilizează aceeași întrerupere, și deoarece magistrala ISA nu permite partajarea întreruperilor, numai unul din cele două adaptoare trebuie să fie validat la un moment dat. Nivelul 7 de întrerupere este utilizat și de unele plăci de sunet, deci trebuie evitate conflictele între acestea și portul paralel.

Adaptorul secundar de imprimantă (cu adresa de bază 278h) utilizează în mod normal întreruperea hardware de nivel 5 (IRQ 5), corespunzătoare întreruperii software INT 0Dh. Acest nivel este utilizat de multe ori de unele adaptoare EGA, plăci de sunet sau plăci de rețea.

2.1.5. Porturi bidirecționale

Seria de calculatoare IBM PS/2 a adăugat posibilitatea utilizării porturilor paralele în mod bidirecțional. Prin utilizarea bitului 5 al registrului de control (C5 = 1) se pot trece ieșirile portului de date în starea de înaltă impedanță, acest port fiind deconectat de la pinii conectorului. Astfel în registrul de date se pot citi semnalele TTL externe aplicate la pinii corespunzători. Valorile înscrise în registrul de date sunt memorate, dar nu sunt transmise la pini.

Există calculatoare AT cu porturi paralele bidirecționale compatibile PS/2. Anumite adaptoare necesită setarea unui “jumper” pentru validarea modului de intrare al portului. Calculatoarele cu portul paralel integrat pe placa de bază pot pune la dispoziție o setare BIOS pentru validarea sau invalidarea funcționării bidirecționale a portului.

Portul paralel IBM original dispunea de circuitele necesare pentru a fi bidirecțional. Circuitul 74LS374 are un pin de validare (pinul 1: *-OE*) care permite trecerea ieșirilor de date în starea de înaltă impedanță, dar este conectat de obicei la masă pentru validarea în permanență a driverelor de ieșire. Circuitul 74LS174 utilizat pentru biții C0-C4 ai registrului de control este un circuit *latch*, bitul 5 al magistralei de date a procesorului fiind conectat la a șasea intrare (pinul 15) a circuitului. Acest bit este memorat la o scriere în registrul de control, dar ieșirea Q6 corespunzătoare a circuitului *latch* nu este utilizată. Dacă se deconectează de la masă pinul 1 (*-OE*) al circuitului 74LS374 și acesta se conectează la pinul 15 (Q6) al circuitului 74LS174, se obține un port paralel bidirecțional compatibil PS/2.

Există posibilitatea utilizării portului paralel standard (unidirecțional) ca port de intrare. Prin înscriserea valorii FFh în registrul de date, orice semnal extern TTL “low” va fi citit ca 0 în registrul de date. Un semnal extern TTL “high”, sau lipsa unui semnal, va permite ca pinul (și bitul de date) să rămână la 1 logic. O asemenea utilizare nu este însă recomandată, deoarece poate determina forțarea circuitului 74LS374 (sau echivalent) și deteriorarea acestuia. De notat că spre deosebire de porturile IBM inițiale, realizate cu circuite MSI TTL, porturile paralele recente sunt implementate prin controlere LSI într-un singur circuit, cu caracteristici electrice și costuri de înlocuire diferite. Uneori controlerul LSI integrează și alte circuite, ca un port serial sau un adaptor pentru monitor monocrom, astfel că la o supraîncălzire se pot distruge și acestea.

În cazul utilizării oricărui port paralel bidirecțional pentru intrare, se recomandă trecerea ieșirilor în starea de înaltă impedanță de fiecare dată când portul este conectat la dispozitive externe. Se pot utiliza și rezistențe pentru limitarea curentului. Anumite circuite pentru porturi paralele blochează bitul C5 de control al direcției, pentru a preveni schimbarea accidentală a direcției (deblocarea se realizează prin înscriserea unei valori într-un alt registru).

2.1.6. Transferul datelor utilizând portul paralel

Există 3 moduri principale de conexiune între două porturi paralele pentru transferul datelor între două sisteme utilizând aceste porturi. Cel mai utilizat mod (*Modul 1*) este cel în care datele sunt transferate pe 4 biți, conectând biții D0-D4 (sau D3-D7) ai registrului de date din primul port cu biții S3-S7 ai registrului de stare din cel de-al doilea port, și invers. Cei 4 biți de date (de exemplu D0-D3) transmiși de la un port sunt citați de al doilea port (de exemplu S3-S6), celălalt bit (D4/S7) fiind utilizat pentru sincroniza-

re (*Data Ready* ca strob de date într-un sens sau *Acknowledge* în celălalt sens). Acest mod de conectare funcționează cu oricare port standard. Este necesară implementarea unui protocol pentru controlul direcției de transfer.

În Tabelul 6.4 se prezintă o listă de conexiuni a unui cablu care se poate utiliza pentru transferul în *Modul 1* (există și alte variante de conexiuni pentru acest mod). Varianta prezentată poate fi utilizată și cu diferite programe DOS pentru transferul datelor, ca *INTERLNK*, *LapLink* și *FastLynx* (*FastWire*).

Tabelul 6.4. Lista de conexiuni pentru transferul între două calculatoare în Modul 1.

Semnal port 1	Pin port 1	Direcție	Pin port 2	Semnal port 2	Conexiune
D0+	2	→	15	S3+	Directă
D1+	3	→	13	S4+	Directă
D2+	4	→	12	S5+	Directă
D3+	5	→	10	S6+	Directă
D4+	6	→	11	S7-	Inversată
S7-	11	←	6	D4+	Inversată
S6+	10	←	5	D3+	Directă
S5+	12	←	4	D2+	Directă
S4+	13	←	3	D1+	Directă
S3+	15	←	2	D0+	Directă
Gnd	25	--	25	Gnd	

Modul 2 poate fi utilizat numai la porturile bidirecționale, permițând transferuri pe 8 biți. Portul receptor trebuie să aducă registrul de ieșire date în starea de înaltă impedanță (prin setarea bitului C5 la 1) pentru a utiliza registrul de date ca registru de intrare.

În *Modul 3* se utilizează pentru intrare 4 biți ai registrului de control și 4 biți ai registrului de stare. Acest mod permite transferuri bidirecționale pe 8 biți cu oricare port standard. Biții registrului de control utilizați ca intrări trebuie setați la 1 logic: C0 = C1 = C3 = 0 și C2 = 1. Există și posibilitatea utilizării pentru intrare a 5 biți ai registrului de stare și a 3 biți ai registrului de control. Cealaltă ieșire a registrului de control va fi conectată cu ieșirea corespunzătoare a registrului de control din al doilea port. Dacă această ieșire este implicit la 1 logic, fiecare port o poate aduce la 0 logic.

2.2. Portul paralel îmbunătățit

2.2.1. Prezentare generală a standardului IEEE 1284

La apariția perifericelor cu performanțe mai ridicate, portul paralel standard a fost utilizat și pentru conectarea acestor periferice. Problemele întâmpinate de proiectanții și utilizatorii acestor periferice se pot împărți în trei categorii. În primul rând, deși performanțele calculatoarelor au crescut considerabil, arhitectura și performanțele portului paralel au rămas practic neschimbate. Rata maximă de transfer care se poate obține cu această arhitectură este în jur de 150 KB/s, procesorul fiind solicitat în mod intens. În al doilea rând, nu exista un standard pentru interfața electrică, ceea ce conducea la numeroase probleme atunci când se încerca garantarea operațiilor de transfer la diferite platforme. În sfârșit, lipsa standardelor de proiectare a determinat o limitare a lungimii cablurilor externe sub 2 m.

În 1991 a avut loc o întâlnire a producătorilor de imprimante cu scopul inițierii unui nou standard pentru controlul inteligent al imprimantelor conectate într-o rețea. Acești producători, printre care IBM, Lexmark, Texas Instruments, au format o asociație numită "*Network Printing Alliance*" (NPA). NPA a definit un set de parametri care, dacă sunt implementați de sistemul de calcul și de imprimantă, asigură controlul complet al operațiilor cu imprimanta. Pentru implementarea acestui standard este necesară însă o conexiune bidirecțională cu performanțe ridicate cu sistemul de calcul. Conexiunea

obișnuită utilizată, portul paralel standard, nu avea performanțele necesare pentru a îndeplini cerințele acestui standard.

NPA a propus institutului IEEE crearea unui comitet pentru dezvoltarea unui nou standard al unui port paralel bidirecțional de viteză ridicată pentru calculatoarele personale. Cerința era ca noul standard să fie în totalitate compatibil cu portul paralel original, permițând însă creșterea ratei de transfer la peste 1 MB/s, în ambele sensuri. Acest comitet a elaborat standardul IEEE 1284, numit “*Standard Signaling Method for a Bi-directional Parallel Peripheral Interface for Personal Computers*”, care a fost aprobat în 1994.

Standardul IEEE 1284 definește 5 moduri de transfer, care asigură crearea unui canal de conexiune în sens direct (PC la periferic), în sens invers (periferic la PC) sau bidirecțional între calculator și periferic. În ultimul caz, deoarece există un singur set de linii de date, conexiunea este semiduplex, datele fiind transferate într-un singur sens la un moment dat.

Modurile de transfer definite sunt următoarele:

- Modul standard, numit și mod “*Centronics*” sau mod de compatibilitate;
- Modul de transfer pe 4 biți (*Nibble Mode*), utilizând liniile de stare pentru transferul datelor;
- Modul de transfer pe octet (*Byte Mode*), utilizând liniile de date;
- EPP (*Enhanced Parallel Port*), utilizat mai ales de periferice ca unități de bandă, CD-ROM, unități de disc, adaptoare de rețea.
- ECP (*Extended Capability Port*), utilizat în special de noile generații de imprimante și scannere.

Toate porturile paralele pot implementa o legătură bidirecțională prin utilizarea modurilor de compatibilitate și de transfer pe 4 biți. Modurile de compatibilitate și de transfer pe octet pot fi de asemenea utilizate pentru comunicația bidirecțională. Modul de transfer pe octet necesită ca un octet întreg de date să poată fi citit din exterior utilizând liniile de date. Aceasta se realizează de obicei prin adăugarea unui bit de direcție în registrul de control al portului. Acest tip de port este numit în general port paralel bidirecțional. Toate aceste moduri utilizează transferul programat. Procesorul este utilizat în mod intens, rata efectivă de transfer fiind limitată de obicei între 50 și 150 KB/s.

Modurile EPP și ECP permit transferuri bidirecționale ca parte a protocolului acestora. Aceste moduri necesită implementarea prin hardware a unei mașini de stare care generează automat semnalele de control necesare transferurilor de viteză ridicată. De exemplu, în modul EPP un octet poate fi transferat la periferic printr-o simplă instrucțiune OUT, controlerul de I/E gestionând comunicația cu perifericul.

În ansamblu, standardul IEEE 1284 definește următoarele:

- Un număr de 5 moduri pentru transferul datelor;
- O metodă prin care calculatorul și perifericul pot determina modurile de transfer disponibile și pot negocia modul care va fi utilizat;
- Interfața fizică: cabluri și conectori;
- Interfața electrică: drivere/receptoare, terminatoare și impedanțele cablurilor.

Fiecare din modurile de transfer, cu excepția modului de compatibilitate, redefineste semnalele de control și de stare. Pentru fiecare mod se vor utiliza denumirile specifice modului respectiv.

2.2.2. Moduri de transfer

2.2.2.1. Modul de compatibilitate

Acest mod definește protocolul utilizat de portul paralel standard pentru transferul datelor la imprimantă. Datele sunt plasate pe liniile de date, se testează starea imprimantei pentru a determina dacă aceasta este liberă sau ocupată, și apoi se generează prin program un strob de date. Acest transfer este prezentat în Figura 6.1.

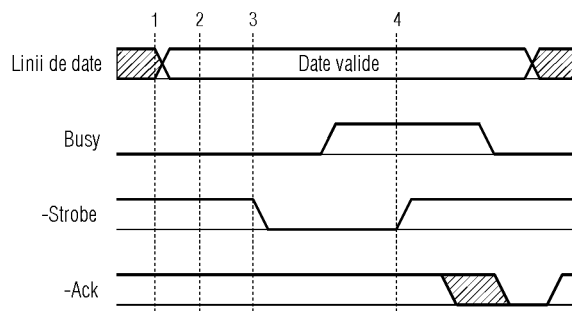


Figura 6.1. Ciclul de transfer în modul de compatibilitate.

Operațiile efectuate pentru un transfer sunt următoarele:

1. Se înscrie un octet de date în registrul de date.
2. Se citește registrul de stare pentru a testa semnalul *Busy*.
3. Dacă semnalul *Busy* nu este activ, se înscrie în registrul de control configurația corespunzătoare pentru activarea semnalului *-Strobe*.
4. Se înscrie în registrul de control valoarea necesară pentru dezactivarea semnalului *-Strobe*.

Pentru transferul unui octet, sunt necesare deci patru instrucțiuni de I/E și cel puțin un număr egal de instrucțiuni suplimentare. Rata de transfer rezultată este suficientă pentru comunicația cu imprimantele matriciale și imprimantele cu laser mai vechi, dar nu și pentru unitățile de disc portabile, adaptoare de rețea și noile generații de imprimante cu laser.

Acest mod asigură doar realizarea unui canal de comunicație în sens direct, și trebuie combinat cu un mod care asigură un canal în sens invers pentru a realiza o comunicație bidirecțională. Incluziunea acestui mod în cadrul standardului s-a realizat pentru a asigura compatibilitatea cu numeroasele tipuri de imprimante și alte periferice existente.

Unele controlere de I/E integrate implementează un mod care utilizează un buffer FIFO pentru transferul datelor cu protocolul modului de compatibilitate. Acest mod este numit "*Fast Centronics*" sau "*Mod FIFO*". Atunci când acest mod este validat, datele înscrise în portul FIFO vor fi transferate la imprimantă utilizând stroburi de date generate prin hardware. Deoarece există o întârziere redusă între transferuri, iar protocolul nu este realizat prin program, cu anumite sisteme pot fi atinse rate de transfer de peste 500 KB/s. Acest mod nu este însă definit în standardul IEEE 1284.

2.2.2.2. Modul de transfer pe octet

Prin implementările ulterioare ale portului paralel, anumiți producători, ca de exemplu IBM cu portul paralel al calculatoarelor PS/2, au adăugat posibilitatea de a dezactiva driverele utilizate pentru liniile de date, permițând portului de date să devină un port de intrare. Aceasta permite transmiterea unui octet întreg de date de către un periferic într-un singur ciclu de transfer prin utilizarea celor 8 linii de date, spre deosebire de cele două cicluri necesare în modul de transfer pe 4 biți.

Prin utilizarea modului de transfer pe octet pentru transferurile pe canalul invers, se pot obține rate de transfer de la periferic la calculator apropiate de cele ale modului de compatibilitate, de la cal-

culator la periferic. Acest tip de port este denumit uneori ca “port bidirecțional îmbunătățit”, creând anumite confuzii cu portul paralel îmbunătățit EPP (*Enhanced Parallel Port*).

Tabelul 6.5 prezintă semnalele acestui mod.

Tabelul 6.5. Semnalele modului de transfer pe octet.

Semnal SPP	Nume în modul “Byte”	In Out	Descriere
-Strobe	HostClk	Out	La sfârșitul fiecărui transfer de date se generează un impuls negativ al acestui semnal pentru a indica recepția octetului (semnal de achitare).
-AutoFeed	HostBusy	Out	Setat la 0 atunci când calculatorul este pregătit pentru preluarea unui octet. Setat la 1 pentru a indica preluarea octetului.
-SelectIn	1284Active	Out	Setat la 1 atunci când calculatorul se află într-un mod de transfer 1284.
-Init	-Init	Out	Neutilizat; setat la 1.
-Ack	PtrClk	In	Setat la 0 pentru a indica date valide, setat la 1 ca răspuns la trecerea semnalului HostBusy la 1.
Busy	PtrBusy	In	Indică starea Busy a canalului direct.
PaperEnd	AckDataReq	In	Urmărește semnalul -DataAvail.
SelectOut	XFlag	In	Indicator de extensibilitate; nu este utilizat în acest mod.
-Error	-DataAvail	In	Setat la 0 de periferic pentru a indica disponibilitatea datelor pe canalul invers.
Data [8:1]	Data [8:1]	In/Out	Reprezintă datele transmise de la periferic la calculator.

Operațiile efectuate pentru un transfer sunt următoarele:

1. Calculatorul indică faptul că este pregătit pentru preluarea datelor prin setarea semnalului *HostBusy* la 0 logic.
2. Perifericul răspunde prin plasarea primului octet pe liniile de date.
3. Perifericul indică un octet valid prin semnalul *PtrClk* = 0.
4. Calculatorul setează semnalul *HostBusy* la 1 logic pentru a indica preluarea unui octet și faptul că nu este pregătit pentru un nou octet.
5. Calculatorul generează un impuls negativ al semnalului *HostClk* ca un semnal de achitare pentru periferic.
6. Operațiile 1-5 sunt repetate pentru următorii octeți.

2.2.2.3. Modul EPP

Protocolul pentru portul EPP a fost dezvoltat inițial de firmele *Intel*, *Xircom* și *Zenith Data Systems*, ca un mijloc de a asigura o legătură paralelă cu performanțe ridicate, fiind în același timp compatibilă cu portul paralel standard. Acest protocol a fost implementat de *Intel* în setul de circuite 386SL (circuitul de I/E 82360), înainte de începerea elaborării standardului IEEE 1284. Protocolul EPP a oferit numeroase avantaje producătorilor de periferice și a fost adoptat ca o metodă opțională de transfer, fiind formată o asociație pentru promovarea acestui protocol. Asociația a promovat adoptarea acestui protocol ca unul din modurile avansate ale standardului IEEE 1284.

Setul de registre EPP reprezintă o extensie a registrelor portului paralel standard. Registrele EPP sunt prezentate în Tabelul 6.6.

Tabelul 6.6. Registrele EPP.

Nume port	Offset	Mod	R/W	Descriere
Port de date SPP	+0	SPP/EPP	W	Port de date standard.
Port de stare SPP	+1	SPP/EPP	R	Citește liniile de stare ale interfeței.
Port de control SPP	+2	SPP/EPP	W	Setează liniile de control.
Port de adresă EPP	+3	EPP	R/W	Generează un ciclu de citire sau scriere adrese.
Port de date EPP	+4	EPP	R/W	Generează un ciclu de citire sau scriere date.
Nedefinite	+5..+7	EPP	n/a	Utilizate în mod diferit de diferitele implementări. Pot fi utilizate pentru I/E de 16 sau 32 biți.

Prin generarea unei singure instrucțiuni de scriere în portul de date EPP, controlerul EPP va genera semnalele de protocol pentru transferul datelor într-un ciclu de scriere date EPP. Instrucțiunile de I/E la porturile cu adrese +0..+2 față de adresa de bază au același efect cu cele la portul paralel standard. Astfel se garantează compatibilitatea cu perifericele portului paralel standard. Ciclurile de adrese sunt generate atunci când operațiile de citire sau scriere se efectuează la portul cu adresa +3 față de adresa de bază.

Porturile cu adrese +5..+7 sunt utilizate în mod diferit de diversele implementări hardware. Acestea pot fi utilizate pentru implementarea interfețelor pe 16 sau 32 de biți, sau ca registre de configurație. De exemplu, există porturi paralele care pot fi accesate utilizând instrucțiuni de I/E pe 32 de biți, chiar dacă au interfețe de 8 biți. Controlerul ISA va intercepta operația pe 32 de biți și va genera 4 cicluri rapide pe 8 biți. Aceste cicluri suplimentare sunt generate prin hardware și sunt transparente pentru programe. Timpul total pentru aceste cicluri va fi mai mic decât cel pentru 4 cicluri independente de 8 biți.

Posibilitatea de a transfera datele prin utilizarea unei singure instrucțiuni permite porturilor paralele în modul EPP să transfere datele la viteza magistralei ISA. În funcție de implementarea portului calculatorului și de performanțele perifericului, un port EPP poate atinge o rată de transfer între 500 KB/s și 2 MB/s. Această rată de transfer este mai mult decât suficientă pentru a permite adaptoarelor de rețea, unităților CD-ROM, unităților de bandă și altor periferice să funcționeze la o viteză apropiată de cea a magistralei ISA.

2.2.2.4. Modul ECP

Protocolul ECP a fost propus de firmele *Hewlett Packard* și *Microsoft* ca un mod avansat pentru comunicația cu periferice ca imprimante și scannere. Ca și modul EPP, modul ECP asigură o comunicație bidirecțională între calculator și periferic.

Protocolul ECP pune la dispoziție următoarele tipuri de cicluri, atât în sens direct, cât și în sens invers:

1. Cicluri de date;
2. Cicluri de comenzi.

Spre deosebire de modul EPP, atunci când a fost propus protocolul ECP, a fost propusă de asemenea o implementare standard a registrelor. Această propunere definește caracteristici care sunt dependente de implementare și care nu sunt specificate de standardul IEEE 1284. Aceste caracteristici cuprind compresia de date *Run Length Encoding* (RLE) pentru adaptoarele din calculator, adresarea canalelor, memorii FIFO pentru canalul direct și cel invers, DMA și I/E programate pentru interfața calculatorului.

Facilitatea RLE permite decompresia și (opțional) compresia în timp real a datelor, cu rate de compresie de până la 64:1 (4:1 în mod tipic). Acest lucru este util în special în cazul imprimantelor și scannerelor care transferă imagini de dimensiuni mari, cu șiruri identice de date. Compresia este realizată prin contorizarea octeților identici și transmiterea unui octet RLE care indică numărul de repetări ale următorului octet. Decompresia este realizată prin interceptarea octetului RLE și repetarea cores-

punzătoare a următorului octet. Un contor RLE egal cu 0 specifică faptul că următorul octet reprezintă un singur octet de date, iar un contor egal cu 127 indică necesitatea repetării următorului octet de 128 de ori.

Adresarea canalelor este diferită conceptual de adresarea în cazul modului EPP, fiind utilizată pentru adresarea mai multor dispozitive logice ale unui singur dispozitiv fizic. De exemplu, în cadrul unui singur dispozitiv multifuncțional poate exista un fax, o imprimantă și un modem, cu un singur port paralel. Fiecare din aceste funcții separate sunt realizate de câte un dispozitiv logic separat. Utilizând adresarea canalelor pentru accesul la fiecare din aceste dispozitive, se pot recepționa date de la modem în timp ce canalul de date al imprimantei este ocupat cu prelucrarea unei imagini. În cazul protocolului modului de compatibilitate, dacă imprimanta devine ocupată, nu se mai pot realiza alte operații de comunicație până la eliberarea canalului de date al imprimantei. În cazul modului ECP, driverul software adresează un alt canal și comunicația poate continua.

În cazul protocolului EPP, driverul software poate alterna operații de citire și de scriere fără a fi necesară activarea unor semnale de protocol. În cazul protocolului ECP, schimbarea sensului de transfer a datelor trebuie negociată. Calculatorul trebuie să solicite un transfer în sens invers prin activarea semnalului *-AckReverse*. În plus, deoarece transferul precedent poate fi efectuat prin DMA, programul trebuie fie să aștepte terminarea transferului DMA, fie să întrerupă acest transfer, să golească memoria FIFO pentru a determina numărul de octeți transferați, iar apoi să solicite canalul invers. Aceste operații suplimentare reprezintă un dezavantaj în cazul perifericelor care necesită numeroase operații alternative de scriere și citire ale registrelor sau bufferelor de dimensiuni mici.

Există mai multe moduri de operare ale registrelor ECP. Tabelul 6.7 descrie aceste moduri.

Tabelul 6.7. Modurile registrelor ECP.

Mod	Descriere
000	Mod SPP
001	Mod bidirecțional PS/2 (Byte)
010	Fast Centronics (FIFO)
011	Mod ECP
100	Mod EPP
101	(Rezervat)
110	Mod de test
111	Mod de configurare

Observații.

1. Modul EPP nu este definit de specificațiile ECP. Controlerele 1284, ca de exemplu SMC FDC37C665/666, implementează de obicei acest mod.
2. În modul de test memoria FIFO poate fi citită și înscrisă, dar datele nu vor fi transmise la portul paralel.
3. În modul de configurare sunt accesibile registrele de configurație (cnfgA și cnfgB).

În arhitectura IBM PC, sunt utilizate numai primele 1024 de adrese de I/E, spațiul de adrese fiind cuprins între 000h și 3FFh. Pentru adresarea acestui spațiu, sunt necesari numai 10 biți de adresă (AD0..AD9). La calculatoarele mai vechi se decodificau doar acești biți de adresă ai magistralei ISA, limitându-se astfel spațiul de I/E disponibil la 1024 de registre. La calculatoarele mai noi se decodifică un număr mai mare de biți, creându-se mai multe “pagini” ale primului 1 KB al spațiului de I/E. Un driver poate accesa aceste pagini prin adunarea valorii 400h la o adresă de bază. De exemplu, prin adresele 378h și 778h se pot accesa două registre din două pagini separate, fără interferență cu alte dispozitive ISA. Avantajul este că noile plăci de extensie pot avea registre “ascunse”, extinzându-se numărul de registre disponibile, în același timp păstrându-se compatibilitatea cu plăcile mai vechi.

Modelul registrelor ECP utilizează acest avantaj, și definește 6 registre care necesită numai 3 porturi de I/E. Aceste registre sunt descrise în Tabelul 6.8.

Tabelul 6.8. Registrele ECP.

Offset	Nume	R/W	Mod ECP	Semnificație
000h	Data	R/W	000-001	Data Register
000h	ecpAFifo	R/W	011	ECP Address FIFO
001h	dscr	R	Toate modulele	Status Register
002h	dcr	R/W	Toate modulele	Control Register
400h	cFifo	R/W	010	Parallel Port Data FIFO
400h	ecpDFifo	R/W	011	ECP Data FIFO
400h	tFifo	R/W	110	Test FIFO
400h	cnfgA	R	111	Configuration Register A
401h	cnfgB	R/W	111	Configuration Register B
402h	ecr	R/W	Toate modulele	Extended Control Register

Dacă portul ECP este în modul standard sau în modul bidirecțional, primele 3 registre operează identic cu cele ale unui port standard, fiind menținută compatibilitatea cu dispozitivele și driverele mai vechi.

Se descriu în continuare o parte din registrele portului ECP. Funcționarea registrelor depinde de câmpul de mod din registrul ecr. Pentru alte moduri decât cele specificate, operarea registrelor este nedefinită.

Registrul ecpAFifo (mod 011)

Un octet de date scris în acest registru este plasat în memoria FIFO și este marcat ca o adresă ECP. Acest octet va fi transmis la periferic în mod automat (prin hardware). Utilizarea acestui registru este definită numai pentru sensul direct.

Registrul cFifo (mod 010)

Cuvintele înscrise în acest registru, sau transferate prin DMA de la sistem, sunt transmise prin hardware la periferic prin protocolul portului paralel standard. Dacă nu trebuie transferate cuvinte complete, operația trebuie efectuată în modul 000. Acest mod este definit numai pentru sensul direct.

Registrul ecpDFifo (mod 011)

Pentru sensul direct, cuvintele înscrise în acest registru, sau transferate prin DMA de la sistem, sunt transmise prin hardware la periferic prin protocolul portului ECP. Dacă nu trebuie transferate cuvinte complete, operația trebuie efectuată în modul 000. Pentru sensul invers, se citesc cuvintele de la periferic în memoria FIFO de date.

Registrul tFifo (mod 110)

Se pot citi, scrie sau transfera prin DMA cuvinte între sistem și acest registru, în ambele sensuri. Datele înscrise în acest registru nu vor fi transmise pe liniile portului paralel prin utilizarea protocolului hardware. Datele vor fi transferate la rata maximă a magistralei ISA, astfel că se pot efectua măsurători de performanță prin program.

Registrul cnfgA (mod 111)

Acest registru permite obținerea unor informații specifice implementării portului paralel.

- Bitul 7 al acestui registru arată dacă întreruperile sunt generate prin impulsuri (bit 7 = 0) sau pe nivel (bit 7 = 1).

- Biții 6-4 (*impID*) pot identifica implementarea portului (printr-un identificator ID), și indică dimensiunea cuvântului: 16 biți (000), 8 biți (001) sau 32 de biți (010).

Registrul cnfgB (mod 111)

Acest registru permite selectarea prin program a întreruperilor și a canalelor DMA. O implementare R/W (*Read/Write*) a acestui registru implică un dispozitiv configurabil prin program. Toate porturile ISA trebuie să implementeze acest registru cel puțin ca un registru R/O (*Read Only*)

- Bitul 7 (*compress*) este de tip R/O în cazul în care facilitatea de comprimare nu este implementată, la citire returnând în acest caz valoarea 0. Dacă bitul este setat la 1, datele vor fi comprimate înainte de transmiterea lor. Dacă bitul este 0, vor fi transmise numai date necomprimate.
- Bitul 6 (*intrValue*) returnează valoarea de pe linia *IRQ* a magistralei ISA pentru a se putea determina conflictele posibile.
- Biții 5-3 (*intrLine*) permit selectarea întreruperii. Dacă acești biți conțin valoarea 000, întreruperea trebuie selectată prin “jumpere”. Valorile 001..111 selectează, în ordine, IRQ 7 (implicit), IRQ 9, IRQ 10, IRQ 11, IRQ 14, IRQ 15, respectiv IRQ 5.
- Biții 2-0 (*dmaChannel*) permit selectarea canalului DMA. Dacă acești biți conțin valoarea 000 sau 100, canalul DMA trebuie selectat prin “jumpere”, fiind de 8 biți, respectiv de 16 biți. Valorile 001, 010, 011 selectează canalul 1, 2, respectiv 3 (8 biți). Valorile 101, 110, 111 selectează canalul 5, 6, respectiv 7 (16 biți).

Registrul ecr

Registrul ecr (*Extended Control Register*) controlează funcțiile extinse ale portului ECP.

- Biții 7-5 indică modul portului ECP (Tabelul 6.7).
- Bitul 4 (*-ErrIntrEn*), valid numai în modul ECP, permite prin valoarea 0 generarea întreruperilor la frontul descrescător al semnalului *-PeriphRequest* (*-Error*). Prin valoarea 1 generarea întreruperilor este invalidată.
- Bitul 3 (*dmaEn*) validează prin valoarea 1 transferurile DMA. Un transfer DMA va începe atunci când bitul *serviceIntr* devine 0.
- Bitul 2 (*serviceIntr*) dezactivează prin valoarea 1 transferurile DMA și toate cazurile de întrerupere.
- Bitul 1 (*full*) indică prin valoarea 1 faptul că memoria FIFO nu poate accepta un alt cuvânt (dacă bitul *Dir* al registrului de control este 0) sau este complet plină (*Dir* = 1). Dacă bitul *full* este 0, memoria FIFO are cel puțin un cuvânt liber (*Dir* = 0) sau cel puțin un octet liber (*Dir* = 1). Acest bit este de tip R/O.
- Bitul 0 (*empty*) indică prin valoarea 1 faptul că memoria FIFO este complet goală (*Dir* = 0) sau conține mai puțin de un cuvânt (*Dir* = 1). Dacă bitul *empty* este 0, memoria FIFO conține cel puțin un octet (*Dir* = 0) sau cel puțin un cuvânt (*Dir* = 1). Acest bit este de tip R/O.

Utilizarea portului ECP este similară cu cea a portului EPP. Se înscrie un mod de operare în registrul ecr, iar apoi transferul de date este realizat prin scrierea sau citirea portului de I/E corespunzător. Toate semnalele de protocol sunt generate automat de controlerul interfeței. Diferența principală este că în cazul portului ECP transferurile sunt realizate de obicei prin DMA și nu prin I/E programate.

2.2.3. Negocierea modului de transfer

Perifericele nu trebuie să implementeze toate modurile interfeței IEEE 1284. De aceea, este necesară o metodă prin care calculatorul poate determina posibilitățile perifericului și poate seta interfața într-unul din modurile disponibile. În acest scop s-a elaborat conceptul de *negociere*.

Negocierea este o secvență de operații ale interfeței portului paralel, care nu afectează un dispozitiv mai vechi, dar asigură identificarea unui periferic compatibil cu standardul IEEE 1284. Ideea este că un periferic mai vechi nu va răspunde la secvența de negociere, iar calculatorul va rămâne într-un mod compatibil cu perifericul, în timp ce un periferic 1284 va răspunde la această secvență și va putea fi setat în oricare mod disponibil.

În timpul fazei de negociere, calculatorul plasează un cod de cerere pe liniile de date și apoi inițiază secvența de negociere. Cererea poate fi de a plasa interfața într-un anumit mod, sau de a solicita un identificator de dispozitiv (ID) de la periferic, care va permite calculatorului identificarea tipului de periferic atașat. Identificatorul poate fi returnat în oricare mod de transfer în sens invers, diferit de EPP. În timpul negocierii se utilizează un *octet de extensibilitate*. Semnalul *XFlag* este utilizat de periferic pentru a confirma faptul că modul cerut este disponibil. Acest semnal va fi setat la 1 ca o confirmare pozitivă pentru toate cererile, cu excepția modului de transfer pe 4 biți. Toate dispozitivele compatibile cu standardul IEEE 1284 trebuie să admită modul de transfer pe 4 biți pentru transferurile prin canalul invers.

Negocierea și identificatorii de dispozitiv sunt elemente importante pentru posibilitatea viitoare a sistemelor de a determina perifericele conectate la portul paralel.

2.2.4. Detectarea tipului de port paralel din calculator

2.2.4.1. Detectarea unui port ECP

Un port ECP se poate detecta în general prin prezența registrului ecr. Detectarea trebuie realizată atunci când portul este într-o stare inactivă. Se poate utiliza următoarea metodă:

1. Se citește registrul ecr (cu adresa de bază + 402h) și se verifică dacă bitul *empty* = 1, iar bitul *full* = 0. Valoarea acestor biți trebuie să fie diferită de cea a biților de pe pozițiile corespunzătoare din registrul de control dcr (cu adresa de bază + 2). Pentru verificare se poate inversa valoarea unuia din cei doi biți ai registrului de control, urmărindu-se ca bitul corespunzător din registrul ecr să nu se schimbe.
2. În acest moment se cunoaște că portul este probabil de tip ECP, și se poate efectua un test suplimentar. Se înscrie valoarea 34h în registrul ecr și se citește conținutul aceluiasi registru. Deoarece biții 0 și 1 ai registrului ecr sunt de tip R/O, în cazul existenței portului ECP valoarea citită trebuie să fie 35h.

2.2.4.2. Detectarea unui port EPP

Pe lângă cele trei registre ale unui port SPP, portul EPP are un număr de registre suplimentare. Aceste registre permit testarea prezenței unui port EPP, similar cu modul de testare a prezenței unui port SPP. Deoarece prin înscrierea registrelor și citirea lor protocolul EPP nu este terminat, nu există o garanție a conținutului acestor registre după ce transferul este abandonat prin *time-out*. De aceea se recomandă ștergerea bitului de *time-out* (bitul 0 al registrului de stare, cu adresa de bază + 1), după fiecare citire sau scriere. Metoda de ștergere a acestui bit diferă de la un controler la altul. La unele controlere, bitul poate fi șters prin înscrierea valorii 1. În alte cazuri, simpla citire a registrului de stare va șterge acest bit.

Nu se va testa prezența unui port SPP la adresa de bază 3BCh. Registrele suplimentare ale portului EPP nu sunt disponibile la această adresă, și pot fi utilizate de adaptorul video.

2.2.5. Transferuri de date în modurile avansate

Porturile paralele care pot lucra în modurile PS/2, EPP sau ECP dispun de linii de date bidirecționale, astfel că acestea se pot utiliza pentru transferuri mai rapide între două calculatoare. Portul paralel a fost însă conceput pentru legătura dintre un calculator și un periferic. În cazul calculatorului, liniile de date și cele de control ale portului reprezintă ieșiri, iar cele de stare reprezintă intrări. În cazul perifericului, liniile de date și de control reprezintă intrări, iar liniile de stare reprezintă ieșiri. Dacă se dorește conectarea a două calculatoare prin porturile paralele, este necesar un cablu special care conectează intrările unui port cu ieșirile celui de-al doilea port.

O problemă care apare este că starea implicită a liniilor de date ale ambelor calculatoare este cea de ieșire. Dacă se conectează liniile de date a două porturi, se conectează ieșirile împreună, iar curentul rezultat poate distruge circuitele porturilor. O posibilitate este de a nu se conecta cablul până în momentul în care unul din porturi este configurat ca intrare. Se poate utiliza un comutator electronic care va conecta liniile de date numai la cererea programului.

Pentru interconectarea a două calculatoare se poate utiliza un cablu cu lista de conexiuni din Tabelul 6.9.

Tabelul 6.9. Lista de conexiuni pentru transferul între două calculatoare utilizând porturi bidirecționale.

Semnal port 1	Pin port 1	Pin port 2	Semnal port 2
-Strobe	1	10	-Ack
-Ack	10	1	-Strobe
Busy	11	14	-AutoFeed
-AutoFeed	14	11	Busy
Data[8:1]	2-9	2-9	Data[8:1]
-Init	16	12	PaperEnd
PaperEnd	12	16	-Init
-Error	15	17	-SelectIn
-SelectIn	17	15	-Error

3. Desfășurarea lucrării

3.1. Se va răspunde la următoarele întrebări:

- Cum se poate detecta existența unui port paralel standard ?
- Cum se poate verifica dacă un port paralel este bidirecțional (sau de tip PS/2) ?
- Care sunt posibilitățile de utilizare a portului paralel standard pentru intrare ?
- Cum funcționează cheile hardware de protecție împotriva copierii programelor ?

3.2. Se va scrie un program care testează existența porturilor paralele LPT1, LPT2, LPT3 și tipul acestor porturi. Adresele de bază ale porturilor se vor citi din zona de date BIOS. Pentru fiecare port se vor afișa mesaje corespunzătoare în cazul în care:

- Portul nu există;
- Portul nu poate fi înscris (nu memorează datele înscrise) sau este setat în modul de intrare.

Se va afișa de asemenea tipul fiecărui port: unidirecțional (sau setat în modul standard), respectiv bidirecțional.

3.3. Se va întocmi lista de conexiuni a unui cablu care se poate utiliza pentru transferul în Modul 3. Se va scrie un program pentru transferul în acest mod.

3.4. Se va răspunde la următoarele întrebări:

- a. Care sunt condițiile ca un sistem de operare, de exemplu *Windows 95*, să utilizeze transferuri în modul ECP cu o imprimantă conectată la portul paralel ?
- b. Care din modurile EPP și ECP este mai avantajos cu periferice ca imprimante, scannere, unități de disc, conectate la portul paralel ?
- c. Cum se poate emula un port standard SPP cu un port PS/2, EPP și ECP ?
- d. Care este ordinea în care trebuie testată existența unui anumit tip de port în scopul determinării tipului portului paralel din calculator ?
- e. Cum se poate determina dimensiunea memoriei FIFO a unui port ECP ?

3.5. Se va scrie un program pentru detectarea porturilor ECP ale calculatorului.

3.6. Se va scrie un program pentru determinarea caracteristicilor unui port ECP. Se va seta mai întâi portul în modul de configurare, după care se citesc registrele *cnfgA* și *cnfgB*, și se efectuează următoarele operații:

- Se citește dimensiunea cuvântului;
- Se determină dacă portul are facilitatea de compresie a datelor. Se va încerca setarea bitului *compress* la 1, după care se va citi valoarea bitului. Dacă portul nu are facilitatea de compresie, va returna valoarea 0 pentru bitul *compress*, iar în caz contrar va returna valoarea 1.
- Se determină dacă există un conflict pe linia de întrerupere (valoarea 0 a bitului *intrValue* din registrul *cnfgB* indică existența unui conflict).
- Se determină dimensiunea memoriei FIFO.

Programul va afișa pe ecran caracteristicile portului.