

*Baruch Zoltan Francisc*

---

**ARHITECTURA CALCULATOARELOR**



# **ARHITECTURA CALCULATOARELOR**

**Dr. ing. Baruch Zoltan Francisc**

*Universitatea Tehnică din Cluj-Napoca  
Catedra de Calculatoare*

Editura TODESCO  
Cluj-Napoca, 2000

Recenzenți: Prof. dr. ing. Iosif IGNAT  
Prof. dr. ing. Vasile-Teodor DĂDÂRLAT

# CUPRINS

<b>PREFĂTĂ .....</b>	<b>xí</b>
<b>1. INTRODUCERE.....</b>	<b>1</b>
1.1. CALCULATOARE NUMERICE .....	1
1.2. PROGRAMAREA CALCULATOARELOR NUMERICE .....	1
1.3. MODELUL UNUI CALCULATOR NUMERIC .....	3
1.4. STRUCTURA MAȘINII FIZICE .....	5
1.4.1. Unitatea centrală de prelucrare .....	6
1.4.1.1. Unitatea aritmetică și logică .....	6
1.4.1.2. Registrele .....	7
1.4.1.3. Unitatea de comandă și control .....	7
1.4.2. Unitatea de memorie .....	8
1.4.3. Unitatea de intrare/ieșire .....	8
1.4.4. Interconexiuni .....	9
<b>2. BAZELE ARITMETICE ALE CALCULATOARELOR.....</b>	<b>10</b>
2.1. SISTEME DE NUMERAȚIE .....	10
2.2. CONVERSIA BAZEI DE NUMERAȚIE .....	12
2.2.1. Conversia numerelor întregi .....	12
2.2.2. Conversia numerelor fracționare .....	13
2.2.3. Conversia binar-zecimală .....	15
2.3. OPERAȚII ARITMETICE CU NUMERE FĂRĂ SEMN .....	17
2.3.1. Adunarea .....	17
2.3.2. Scăderea .....	17
2.3.3. Înmulțirea .....	18
2.3.4. Împărțirea .....	18
2.4. REPREZENTAREA NUMERELOR ÎN CALCULATOR .....	19
2.5. REPREZENTAREA NUMERELOR ÎN VIRGULĂ FIXĂ .....	20
2.5.1. Reprezentarea numerelor cu semn .....	20
2.5.2. Reguli de deplasare a numerelor cu semn .....	23
2.5.3. Operații cu numere reprezentate în virgulă fixă .....	24
2.5.3.1. Adunarea numerelor reprezentate în C2 .....	24
2.5.3.2. Scăderea numerelor reprezentate în C2 .....	25
2.6. REPREZENTAREA NUMERELOR ÎN VIRGULĂ MOBILĂ .....	26
2.6.1. Principii .....	26
2.6.2. Reprezentarea numerelor în formatul IEEE 754 .....	29
2.7. CODURI .....	34
2.7.1. Coduri binar-zecimale .....	34
2.7.2. Coduri detectoare de erori .....	37

---

2.7.3. Coduri corectoare de erori .....	38
2.7.4. Coduri alfanumerice .....	40
2.7.4.1. ASCII .....	40
2.7.4.2. Unicode și ISO/IEC 10646 .....	41
<b>3. CIRCUITE LOGICE DIGITALE.....</b>	<b>46</b>
3.1. ELEMENTE DE ALGEBRĂ BOOLEANĂ .....	46
3.1.1. Operatori booleeni și funcții booleene .....	46
3.1.2. Postulatele algebrei booleene .....	47
3.1.3. Teoremele fundamentale ale algebrei booleene .....	49
3.2. PORTI LOGICE .....	50
3.3. FORMELE CANONICE ALE FUNCȚIILOR BOOLEENE .....	52
3.4. MINIMIZAREA FUNCȚIILOR BOOLEENE.....	56
3.4.1. Metoda algebraică .....	56
3.4.2. Metoda diagramelor Karnaugh .....	57
3.4.2.1. Reprezentarea funcțiilor prin diagrama Karnaugh .....	57
3.4.2.2. Minimizarea funcțiilor prin diagrama Karnaugh .....	58
3.4.2.3. Minimizarea funcțiilor incomplet definite .....	63
3.5. CIRCUITE LOGICE COMBINAȚIONALE .....	64
3.5.1. Converteoare de cod .....	64
3.5.2. Decodificatoare .....	66
3.5.2.1. Decodificator de adresă .....	67
3.5.2.2. Decodificator din cod BCD în zecimal .....	68
3.5.2.3. Utilizarea decodificatoarelor pentru implementarea funcțiilor logice .....	70
3.5.3. Codificatoare .....	71
3.5.4. Multiplexoare .....	75
3.5.5. Demultiplexoare .....	79
3.5.6. Circuite logice programabile .....	82
3.5.6.1. Memorii ROM .....	83
3.5.6.2. Rețele logice programabile .....	87
3.5.6.3. Circuite FPGA .....	91
3.6. CIRCUITE LOGICE SECVENTIALE .....	94
3.6.1. Prezentare generală a circuitelor secvențiale .....	94
3.6.2. Circuite basculante bistabile .....	99
3.6.2.1. Bistabilul RS asincron .....	100
3.6.2.2. Bistabilul RS sincron .....	104
3.6.2.3. Bistabilul JK sincron .....	105
3.6.2.4. Bistabilul D sincron .....	108
3.6.2.5. Bistabilul T sincron .....	109
3.6.2.6. Bistabile de tip Master-Slave .....	110
3.6.2.7. Circuite basculante bistabile integrate .....	111
3.6.3. Sinteză circuitelor secvențiale .....	112
3.6.4. Registre .....	114
3.6.4.1. Registre de memorare .....	114
3.6.4.2. Registre de deplasare .....	115
3.6.4.3. Registre serie-paralel .....	116
3.6.4.4. Registre universale .....	117

3.6.5. Numărătoare .....	117
3.6.5.1. Numărătoare asincrone.....	118
3.6.5.2. Numărătoare sincrone .....	122
<b>4. UNITATEA CENTRALĂ DE PRELUCRARE.....</b>	<b>126</b>
4.1. STRUCTURA UCP .....	126
4.2. REGISTRE .....	128
4.2.1. Registre utilizator .....	128
4.2.2. Registre de control și de stare .....	128
4.3. MEMORIA STIVĂ.....	130
4.4. EXECUȚIA INSTRUCȚIUNILOR .....	130
4.4.1. Subciclul de extragere.....	131
4.4.2. Subciclul de execuție .....	132
4.4.3. Subciclul de întreprere .....	136
4.4.4. Operații de I/E .....	137
4.5. PROCESOARELE INTEL.....	138
4.5.1. Prezentare generală a procesoarelor Intel .....	138
4.5.2. Microarhitectura procesoarelor din familia P6 .....	143
4.5.2.1. Prezentare generală a microarhitecturii .....	143
4.5.2.2. Prezentare detaliată a microarhitecturii .....	145
<b>5. SETURI DE INSTRUCȚIUNI.....</b>	<b>150</b>
5.1. ELEMENTELE UNEI INSTRUCȚIUNI MAȘINĂ .....	150
5.2. LIMBAJE DE ASAMBLARE.....	151
5.3. NUMĂRUL DE ADRESE ALE INSTRUCȚIUNILOR.....	152
5.4. TIPURI DE INSTRUCȚIUNI .....	154
5.4.1. Transferuri de date.....	154
5.4.2. Instrucțiuni aritmetice .....	155
5.4.3. Instrucțiuni logice .....	155
5.4.4. Instrucțiuni de salt și apel .....	157
5.4.4.1. Instrucțiuni de salt .....	157
5.4.4.2. Instrucțiuni de apel.....	158
5.4.5. Instrucțiuni de control al sistemului.....	160
5.4.6. Instrucțiuni de I/E .....	160
5.5. MODURI DE ADRESARE.....	160
5.5.1. Adresarea imediată .....	161
5.5.2. Adresarea directă .....	161
5.5.3. Adresarea indirectă .....	162
5.5.4. Adresarea regisitrelor.....	163
5.5.5. Adresarea indirectă prin regisztr.....	163
5.5.6. Adresarea cu deplasament .....	164
5.5.6.1. Adresarea relativă.....	164
5.5.6.2. Adresarea bazată .....	165
5.5.6.3. Adresarea indexată .....	165

---

5.5.7. Adresarea stivei .....	166
5.6. FORMATUL INSTRUCȚIUNILOR .....	166
5.6.1. Lungimea instrucțiunilor .....	167
5.6.2. Alocarea bitilor .....	167
5.6.3. Instrucțiuni cu lungime variabilă .....	168
<b>6. UNITATEA ARITMETICĂ ȘI LOGICĂ.....</b>	<b>170</b>
6.1. CIRCUITE PENTRU ADUNAREA A DOUĂ CIFRE BINARE .....	170
6.2. OPERAȚII CU NUMERE ÎN VIRGULĂ FIXĂ.....	173
6.2.1. Adunarea .....	173
6.2.1.1. Sumatorul serie .....	174
6.2.1.2. Sumatorul paralel.....	175
6.2.2. Înmulțirea binară .....	176
6.2.2.1. Metoda înmulțirii directe .....	176
6.2.2.2. Metoda Booth .....	182
6.2.2.3. Înmulțirea pe grupe de cifre .....	187
6.2.3. Împărțirea binară .....	190
6.2.3.1. Prinzipiul împărțirii binare .....	190
6.2.3.2. Metode de împărțire binară .....	192
6.2.3.3. Metoda refacerii restului parțial .....	192
6.2.3.4. Metoda fără refacerea restului parțial.....	196
6.3. OPERAȚII CU NUMERE ÎN VIRGULĂ MOBILĂ .....	199
6.3.1. Adunarea și scăderea în virgulă mobilă .....	200
6.3.2. Înmulțirea și împărțirea în virgulă mobilă .....	204
6.3.3. Considerații de precizie .....	206
<b>7. UNITATEA DE COMANDĂ ȘI CONTROL .....</b>	<b>208</b>
7.1. MICRO-OPERAȚII.....	208
7.1.1. Subciclul de extragere .....	210
7.1.2. Subciclul de indirectare .....	211
7.1.3. Subciclul de execuție .....	212
7.1.4. Subciclul de intrerupere .....	213
7.1.5. Ciclul de instrucțiune.....	213
7.2. CONTROLUL UCP .....	214
7.2.1. Cerințe funcționale pentru unitatea de comandă .....	214
7.2.2. Semnale de control .....	215
7.2.3. Exemplu de unitate de comandă .....	217
7.3. ORGANIZAREA INTERNĂ A UCP .....	219
7.4. IMPLEMENTAREA UCC .....	220
7.4.1. UCC care utilizează un bistabil pe stare .....	220
7.4.2. UCC care utilizează un decodificator .....	221
7.4.3. Unități de comandă microprogramate .....	222
7.4.3.1. Prinzipiul UCC microprogramate .....	222
7.4.3.2. Structura unei UCC microprogramate .....	225
7.4.3.3. Secvențierea microinstrucțiunilor .....	227

---

<b>8. UNITATEA DE MEMORIE .....</b>	<b>232</b>
8.1. CARACTERISTICILE SISTEMELOR DE MEMORIE .....	232
8.2. IERARHIA DE MEMORII.....	235
8.3. MEMORII SEMICONDUCTOARE.....	237
8.3.1. Tipuri de memorii semiconductoare .....	237
8.3.2. Organizarea memoriilor semiconductoare .....	239
8.4. MEMORIA STIVĂ.....	242
8.4.1. Tipuri de memorii stivă.....	242
8.4.1.1. Stiva implementată în memorie.....	242
8.4.1.2. Stiva cablată .....	243
8.4.1.3. Stiva parțial cablată .....	244
8.4.2. Calculatoare orientate pe stivă .....	244
8.4.2.1. Notația poloneză pentru expresiile aritmetice .....	245
8.4.2.2. Evaluarea expresiilor postfixate .....	246
8.5. MEMORIA CACHE .....	247
8.5.1. Principiul memoriei cache .....	247
8.5.2. Caracteristici ale memoriei cache .....	251
8.5.2.1. Dimensiunea .....	251
8.5.2.2. Funcția de mapare .....	251
8.5.2.3. Metoda de înlocuire a blocurilor .....	255
8.5.2.4. Tehnica de scriere .....	255
<b>9. UNITATEA DE I/E.....</b>	<b>256</b>
9.1. STRUCTURA UNITĂȚII DE I/E .....	256
9.2. TIPURI DE ECHIPAMENTE PERIFERICE .....	257
9.3. MODULE DE I/E .....	258
9.3.1. Funcțiile modulelor de I/E .....	258
9.3.2. Structura unui modul de I/E.....	260
9.4. INTERFAȚA EXTERNĂ .....	261
9.5. METODE DE TRANSFER A DATELOR .....	261
9.5.1. Transferul programat .....	262
9.5.1.1. Principiul transferului programat .....	262
9.5.1.2. Comenzi de I/E.....	263
9.5.1.3. Instrucțiuni de I/E.....	263
9.5.2. Transferul prin întreruperi .....	265
9.5.3. Transferul prin acces direct la memorie.....	267
9.5.4. Transferul prin canale de I/E .....	270
9.5.4.1. Principiul transferului prin canale de I/E.....	270
9.5.4.2. Comunicația dintre UCP și canalul de I/E.....	272
<b>BIBLIOGRAFIE .....</b>	<b>275</b>



# PREFĂTĂ

---

Cartea de față tratează arhitectura calculatoarelor numerice, deci studiul proiectării acestor părți ale calculatoarelor care sunt vizibile pentru programatori. Cartea are două obiective principale. Primul este de a prezenta fundamentele necesare pentru înțelegerea structurii calculatoarelor numerice. Astfel, sunt prezentate atât bazele aritmetice, cât și bazele logice ale acestor calculatoare. Al doilea obiectiv este de a descrie la un nivel accesibil fiecare unitate componentă a unui calculator numeric. Această abordare permite utilizarea cărții și de către cei care nu dispun de cunoștințe prealabile în domeniul reprezentării informației și cel al circuitelor logice digitale.

Capitolul 1 conține o introducere în studiul calculatoarelor numerice. Este prezentat modelul unui calculator numeric ca o ierarhie de mașini virtuale pe mai multe nivele. Din această ierarhie se descrie mai detaliat structura mașinii fizice, care cuprinde unitatea centrală de prelucrare, unitatea de memorie, unitatea de intrare/iesire și interconexiunile dintre aceste unități.

Capitolul 2 prezintă bazele aritmetice ale calculatoarelor numerice: sisteme de numerație, conversia bazei de numerație, operațiile aritmetice elementare, reprezentarea numerelor în virgulă fixă și în virgulă mobilă. Este descris formatul standard IEEE 754 pentru reprezentarea numerelor în virgulă mobilă. Sunt introduse diferite tipuri de coduri, printre care și codul alfanumeric *Unicode*, care este un standard internațional pentru reprezentarea caracterelor în diferite limbi (standardul ISO/IEC 10646).

Capitolul 3 prezintă elemente de algebră booleană și principalele circuite logice digitale. Sunt prezentate principalele funcții booleene, postulatele și teoremele fundamentale ale algebrei booleene, formele canonice ale funcțiilor booleene și minimizarea acestora, atât prin metoda algebrică, cât și prin metoda diagramelor Karnaugh. Sunt descrise circuitele combinaționale uzuale: convertoare de cod, codificatoare, decodificatoare, multiplexoare, demultiplexoare. Pe lângă aceste circuite uzuale, se prezintă și unele circuite programabile importante, cum sunt memoriile ROM, rețelele logice programabile și circuitele FPGA, exemplificând și implementarea funcțiilor logice cu aceste circuite. În continuarea capitolului se prezintă concepțele circuitelor logice secvențiale, se descriu diferitele tipuri de circuite basculante bistabile și se ilustrează sinteza circuitelor secvențiale utilizând aceste circuite. Se descriu apoi diferite tipuri de registre și de numărătoare.

Capitolul 4 este dedicat unității centrale de prelucrare. Este prezentată structura acestei unități, diferitele categorii de registre și se introduce memoria stivă. Sunt descrise operațiile executate de unitatea centrală pentru execuția unei instrucțiuni. Ca exemple de unități centrale din lumea reală, sunt prezentate procesoarele Intel. După trecerea în

revistă a diferitelor procesoare Intel, în care se urmărește evoluția acestora, se descrie microarhitectura procesoarelor din familia P6 (Pentium Pro, Pentium II și Pentium III).

Capitolul 5 prezintă fundamentele arhitecturii seturilor de instrucțiuni. Se prezintă elementele unei instrucțiuni mașină, se introduc limbajele de asamblare și se exemplifică utilizarea acestor limbaje pentru cazarile în care există o adresă, două adrese sau trei adrese pe instrucțiune. În continuare se prezintă categoriile tipice de instrucțiuni ale diferitelor calculatoare și cele mai utilizate moduri de adresare.

Capitolul 6 detaliază unitatea aritmetică și logică. Se descriu principiile operațiilor cu numere în virgulă fixă și circuitele necesare executării acestor operații. Astfel, pentru operația de adunare se prezintă sumatorul serie și cel paralel. Pentru înmulțirea binară, se prezintă circuitele necesare pentru metoda înmulțirii directe, metoda Booth și metoda înmulțirii pe grupe de cifre. În secțiunea dedicată împărțirii binare, se prezintă circuitele de împărțire prin metoda refacerii restului parțial și prin metoda fără refacerea restului parțial. În ultima parte a capitolului se descriu principiile operațiilor elementare cu numere în virgulă mobilă, algoritmii acestor operații și circuitele pentru implementarea acestor algoritmi.

Capitolul 7 prezintă unitatea de comandă și control. Se introduce mai întâi noțiunea de micro-operație, iar apoi se exemplifică micro-operațiile necesare în diferitele subcicluri ale execuției unei instrucțiuni, utilizând o notație simbolică simplă. Se prezintă funcțiile pe care trebuie să le realizeze unitatea de comandă, semnalele de control necesare realizării acestor funcții și un exemplu de unitate de comandă. În continuare se descriu diferite metode de implementare ale unităților de comandă: metoda care utilizează un bistabil pe stare, metoda care utilizează un decodificator și metoda de implementare micropogramată.

Capitolul 8 descrie unitatea de memorie. Se prezintă mai întâi principalele caracteristici ale sistemelor de memorie și ierarhia de memorii utilizată la calculatoarele actuale. Deoarece memoriile semiconductoare sunt cele mai utilizate, se prezintă diferite tipuri de memorii semiconductoare și organizarea acestora. În continuare se descriu diferite tipuri de memorii stivă și aplicații ale acestor memorii la calculatoarele orientate pe stivă. În secțiunea dedicată memoriei *cache*, se prezintă principiul acestei memorii, caracteristicile sale, diferite funcții de mapare utilizate pentru alocarea blocurilor de memorie și metode de înlocuire a acestor blocuri.

Capitolul 9 prezintă unitatea de intrare/ieșire. Se prezintă structura acestei unități, diferite tipuri de echipamente periferice, funcțiile și structura modulelor de intrare/ieșire. În continuare se descriu principiile diferitelor metode de transfer a datelor: transferul programat, transferul prin intreruperi, transferul prin acces direct la memorie și transferul prin canale de intrare/ieșire.

Cartea “*Arhitectura calculatoarelor*” poate fi utilizată de diferite categorii de cititori. Fiind scrisă la un nivel accesibil, ea poate fi utilizată nu numai de studenții secției de Calculatoare, ci și de studenții de colegiu din cadrul secției de Tehnică de Calcul sau Informatică Tehnică. Cartea poate fi utilizată de asemenea și de studenții altor secții, cum sunt cele de Automatică, Electronică și Telecomunicații sau Mecanică Fină.

Autorul