

Memorii semiconductoare

- Memorii semiconductoare
 - Celula de memorie și unitatea de memorie
 - Organizarea memoriilor
 - Proiectarea memoriilor
 - Exemplu de circuit de memorie comercial
 - Memorii stivuite
 - Memorii DRAM
 - Memorii *flash*

Memorii DRAM

- Memorii DRAM
 - Parametrii memoriilor DRAM
 - Accesul în mod pagină
 - Categoriile de memorii DRAM
 - Memoria SDRAM
 - Memoria DDR SDRAM
 - Memoria DDR4 SDRAM
 - Memoria DDR5 SDRAM
 - Module de memorie

Parametrii memoriilor DRAM (1)

- *Timpul de acces* (t_A): timpul între plasarea adresei de linie și momentul în care cuvântul solicitat apare în bufferul de ieșire
- *Durata ciclului* (t_M): timpul minim între operațiile secvențiale de citire
 - $t_M > t_A$
- *Timp de preîncărcare RAS* (t_{RP} – RAS Precharge time): timpul pentru rescrierea conținutului unei linii, preîncărcarea liniei și activarea semnalului RAS

Parametrii memoriilor DRAM (2)

Operații executate la un acces pentru citire:

- Procesorul transmite adresa datei
- Controlerul de memorie determină adresele de linie și de coloană ale datei
- Controlerul de memorie transmite adresa de linie și activează semnalul *RAS*
 - Decodificatorul adresei de linie selectează linia în care este memorată data sau citește linia și o depune într-un buffer

Parametrii memoriilor DRAM (3)

- *Timpul de acces la linie* (t_{RA} – Row Access time), numit și *timp de acces* (t_A) sau *timp de acces aleatoriu*: timpul dintre activarea semnalului RAS și prezența datei în bufferul de ieșire
- Controlerul de memorie transmite adresa de coloană și activează semnalul CAS
- *Întârzierea între semnalele RAS și CAS* (t_{RCD} – RAS-to-CAS Delay)

Parametrii memoriilor DRAM (4)

- *Timp de acces la coloană* (t_{CA} – *Column Access time*): timpul după care va fi disponibilă data solicitată de la activarea semnalului CAS
- Pentru memoriile sincrone se utilizează *latența semnalului CAS* (t_{CL} – *CAS Latency*); exprimată ca un număr întreg de cicluri de ceas
- Data selectată este transmisă din bufferul de ieșire pe magistrala de date

Parametrii memoriilor DRAM (5)

- *Rata de transfer la vârf* (*peak bandwidth*) a unui modul DRAM: transferul la rata maximă pentru o configurație a magistralei de memorie
 - Ignoră timpul inițial necesar pentru încărcarea datei din modulul DRAM
- *Rata de transfer susținută*: ține cont de un acces inițial la memorie, urmat de transferul a patru cuvinte la rata maximă

Parametrii memoriilor DRAM (6)

- Performanța unui modul DRAM se poate exprima sub forma **x-y-y-y**
 - Indică timpul de acces la primul cuvânt și la următoarele trei cuvinte (de ex., 5-2-2-2)
- Performanța unei memorii sincrone se indică sub forma **x:y:z**
 - $t_{CL} : t_{RCD} : t_{RP}$
 - Se exprimă în cicluri de ceas (de ex., 5:5:5)
 - Latența semnalului CAS se poate exprima și sub forma **CL2** (CAS2) sau **CL3** (CAS3)

Memorii DRAM

- Memorii DRAM
 - Parametrii memoriilor DRAM
 - Accesul în mod pagină
 - Categoriile de memorii DRAM
 - Memoria SDRAM
 - Memoria DDR SDRAM
 - Memoria DDR4 SDRAM
 - Memoria DDR5 SDRAM
 - Module de memorie

Accesul în mod pagină (1)

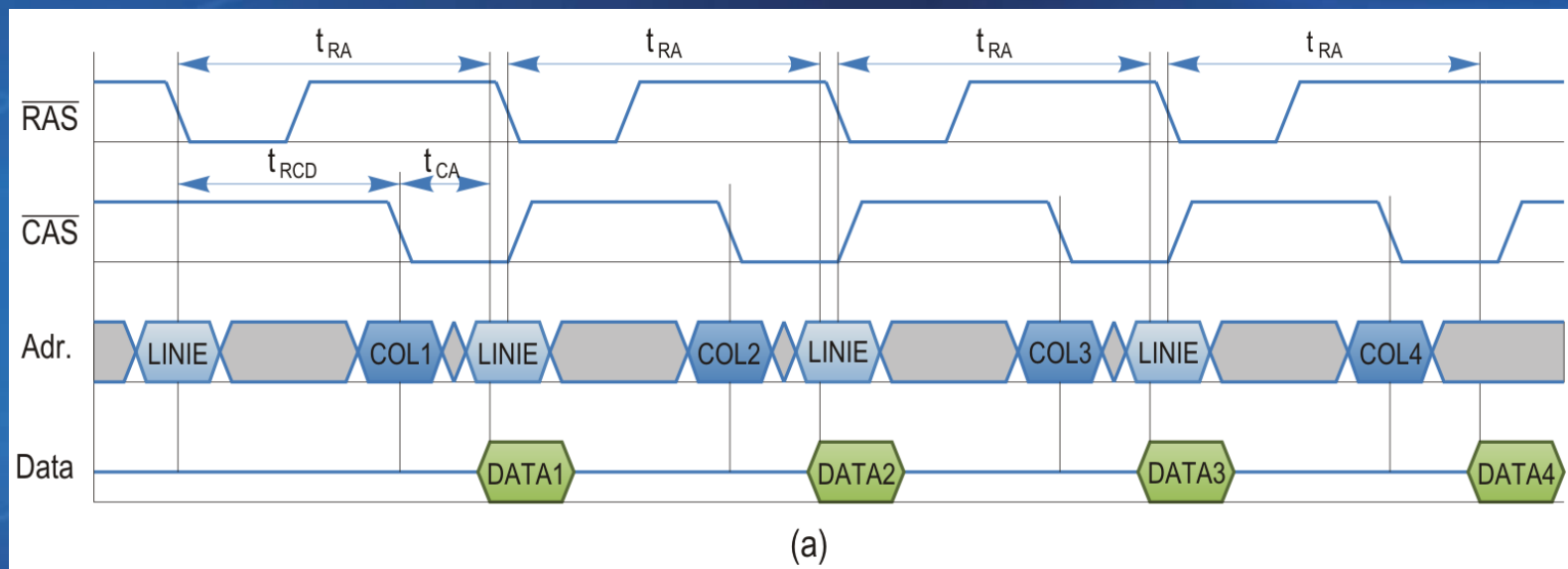
- Dacă la o secvență de accese adresa de linie este aceeași: este suficient să se transfere adresa de linie o singură dată
 - Se memorează într-un buffer intern o linie de date, numită *pagină* → *mod pagină*
 - Pentru un acces ulterior la aceeași pagină trebuie să se transfere numai o adresă de coloană
 - Nu este necesar să se refacă datele din pagină la fiecare acces al unui cuvânt

Accesul în mod pagină (2)

- În modul pagină:
 - Semnalul *RAS* este menținut activ pe durata unei secvențe de transferuri
 - Semnalul *CAS* este comutat în modul normal
- *Durata ciclului în mod pagină* (t_{PC} – *page mode cycle time*)
 - Pentru o memorie cu $t_{RA} = 40$ ns, o valoare tipică este $t_{PC} = 25$ ns

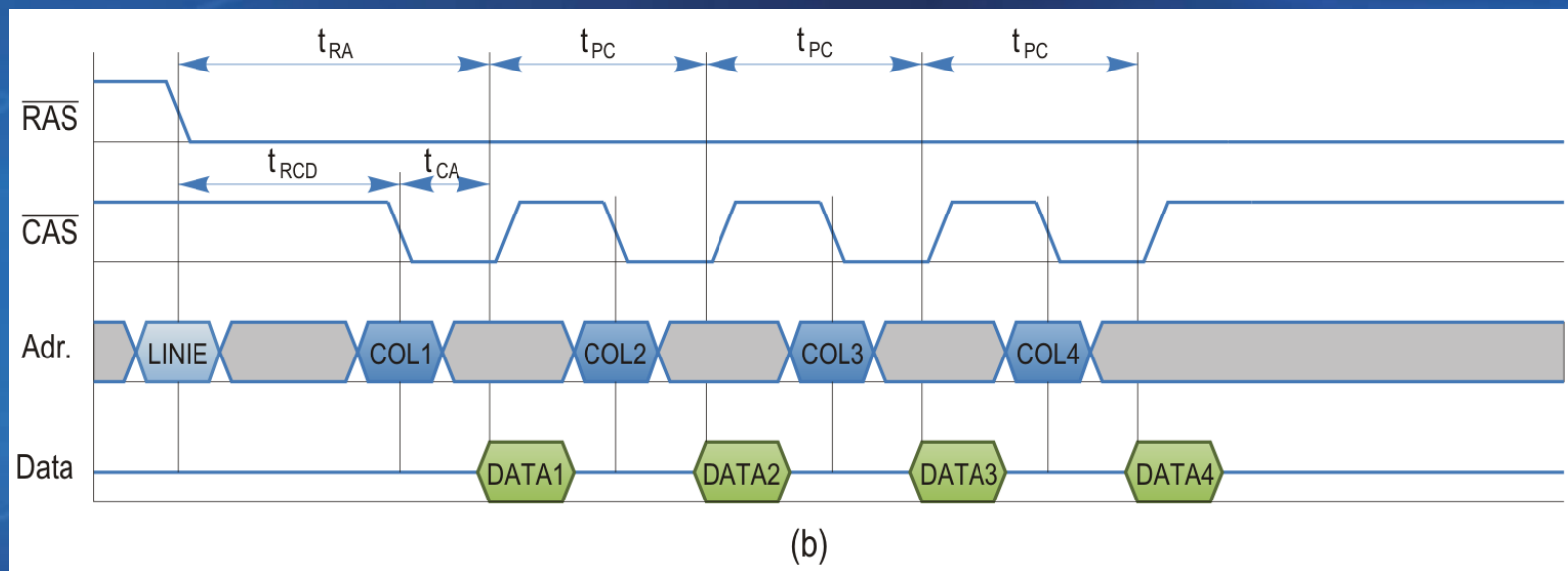
Accesul în mod pagină (3)

- Patru accese la memorie într-o linie fără modul pagină



Accesul în mod pagină (4)

- Patru accese la memorie într-o linie în modul pagină



Memorii DRAM

- Memorii DRAM
 - Parametrii memoriilor DRAM
 - Accesul în mod pagină
 - Categoriile de memorii DRAM
 - Memoria SDRAM
 - Memoria DDR SDRAM
 - Memoria DDR4 SDRAM
 - Memoria DDR5 SDRAM
 - Module de memorie

Categorii de memorii DRAM (1)

- Majoritatea memoriilor DRAM au aceeași întârziere inițială pentru accesul la primul cuvânt de memorie (40 .. 50 ns)
- Se utilizează diferite tehnici pentru executarea operațiilor după citirea primului cuvânt
- Categorii de memorii DRAM:
 - Cu interfață asincronă
 - Cu interfață sincronă
 - Bazate pe protocoale

Categorii de memorii DRAM (2)

- Memorii DRAM cu interfață asincronă
 - Operațiilor interne li se asignează intervale minime de timp
 - Dacă apare un impuls de ceas înainte de terminarea intervalului minim, **trebuie să se aștepte un nou impuls de ceas** → performanțele sunt limitate
 - **Îmbunătățirea performanțelor**: creșterea numărului de biți pe acces; suprapunerea operațiilor; eliminarea unor operații interne

Categorii de memorii DRAM (3)

- Porturi de I/E cu un număr mai mare de biți
 - Sunt necesari pini suplimentari de I/E → crește prețul
 - Crește curentul absorbit → scade viteza
- Suprapunerea diferitelor operații
- Eliminarea unor operații interne
 - FPM (*Fast Page Mode*)
 - EDO (*Extended Data Out*)
 - BEDO (*Burst Extended Data Out*)

Categorii de memorii DRAM (4)

- Memorii DRAM cu interfață sincronă
 - Se elimină perioadele de așteptare de către procesor
 - Se memorează anumite informații de la procesor sub controlul ceasului sistem: adresele, datele și semnalele de control
 - Ceasul sistem este singurul semnal de sincronizare care trebuie furnizat memoriei
 - Intrările sunt simplificate

Categorii de memorii DRAM (5)

- Memorii DRAM cu interfață sincronă:
SDRAM
- Sunt standardizate de comitetul **JEDEC** (*Joint Electron Device Engineering Council*) 
 - **PC150 SDRAM**
 - **DDR SDRAM** (*Double Data Rate SDRAM*)
 - **ESDRAM** (*Enhanced SDRAM*)
 - **Memoria cu canale virtuale** (**VCM** – *Virtual Channel Memory*)
 - **FCRAM** (*Fast Cycle RAM*)

Categorii de memorii DRAM (6)

- Memorii DRAM bazate pe protocoale
 - Categoriile precedente de memorii au linii separate de adrese, date și control
 - Aceasta poate limita viteza de funcționare
 - Memoriile DRAM bazate pe protocoale utilizează aceeași magistrală pentru adrese, date și semnale de control
 - Rambus DRAM
 - SLD RAM (*SyncLink* DRAM)

Memorii DRAM

- Memorii DRAM
 - Parametrii memoriilor DRAM
 - Accesul în mod pagină
 - Categoriile de memorii DRAM
 - Memoria SDRAM
 - Memoria DDR SDRAM
 - Memoria DDR4 SDRAM
 - Memoria DDR5 SDRAM
 - Module de memorie

Memoria SDRAM (1)

- Deosebiri față de memoria DRAM asincronă:
 - Utilizează o arhitectură cu unități (bancuri) multiple
 - Poate funcționa în mod exploziv (*“burst”*) pentru 2 biți, 4 biți, 8 biți sau o pagină
 - Metoda de control
 - Este controlată prin comenzi plasate pe magistrală → interpretate pe frontul crescător al semnalului de ceas

Memoria SDRAM (2)

- **Circuitul SPD** (*Serial Presence Detect*)
 - Memorie EEPROM conținută de modulele de memorie SDRAM
 - Conține informații despre modulul SDRAM
→ setări de temporizare
- **Viteza memoriilor SDRAM**
 - Este exprimată în MHz
 - Durata minimă a ciclului de ceas (în ns) este marcată pe capsulele de memorie
 - -10: $f_{\max}$ a ceasului este de 100 MHz

Memoria SDRAM (3)

- Semnalele unei memorii SDRAM
 - *CLK* (*Clock*): semnal de ceas
 - Frontul crescător al semnalului de ceas inițiază decodificarea și execuția comenzilor
 - Se utilizează 2 sau 4 linii de ceas
 - *CKE* (*Clock Enable*): activarea / dezactivarea semnalului *CLK*
 - Dacă semnalul *CLK* este dezactivat, bufferele de intrare sunt dezactivate pentru a economisi puterea consumată

Memoria SDRAM (4)

- *CS* (*Chip Select*)
- *RAS, CAS, WE*
 - Au aceeași funcție ca și pentru memoriile DRAM asincrone
- *DQ*: linii bidirecționale de date
- *DQM* (*DQ Mask*)
 - Utilizat pentru controlul liniilor de date
- *A* (*Address*)
- *BA* (*Bank Address*)

Memoria SDRAM (5)

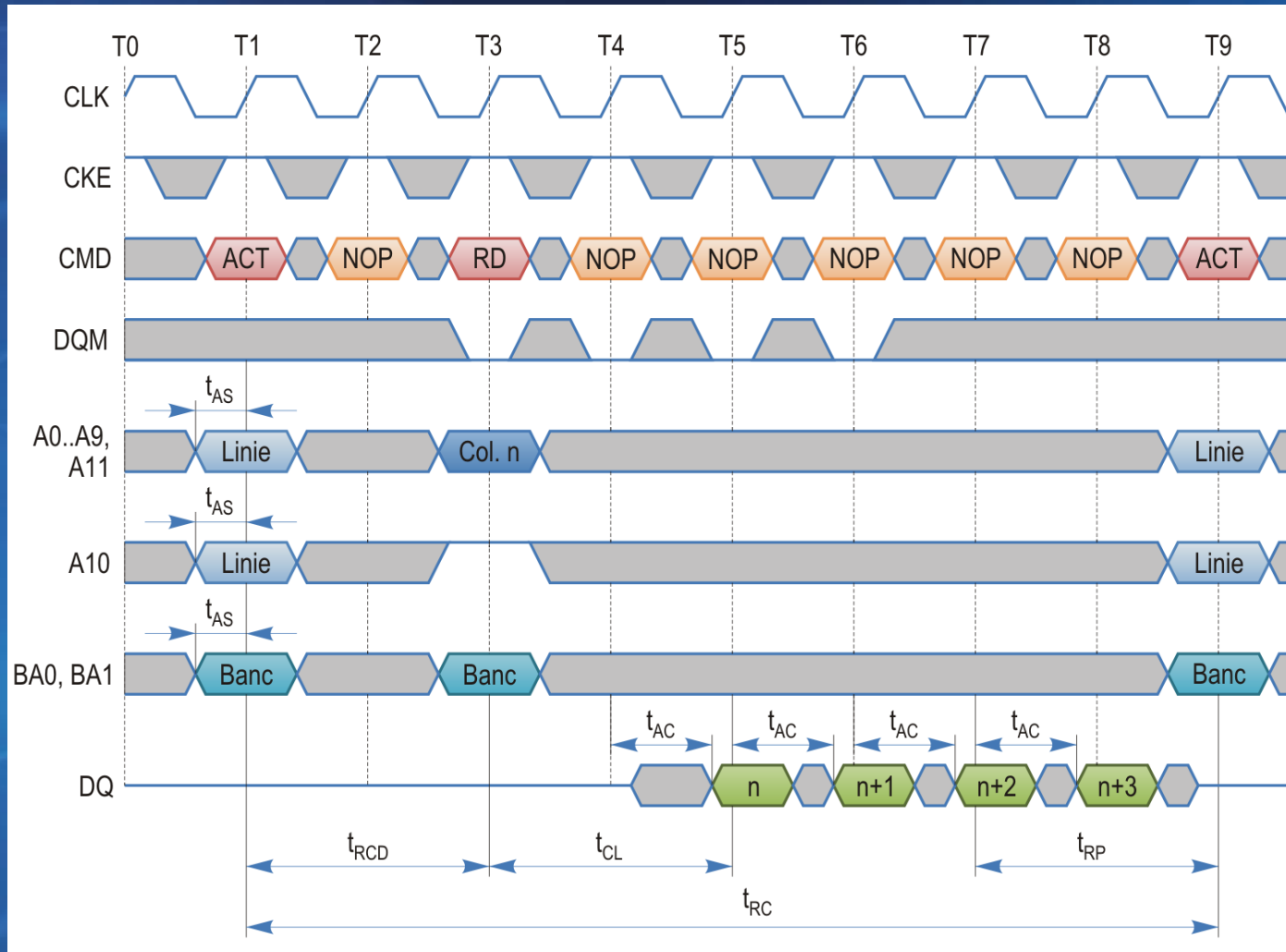
● Comenzi SDRAM

- Sunt codificate prin combinații ale semnalelor *CS*, *RAS*, *CAS* și *WE*
- *No Operation* (NOP)
 - Activează un circuit de memorie și îl plasează într-o stare de așteptare
- *Activate* (ACT)
 - Selectează un anumit banc de memorie și activează o linie din bancul selectat

Memoria SDRAM (6)

- *Read, Write*
 - Inițiază un acces de citire sau scriere
- *Read/Write with Auto Precharge*
 - Combină o operație de citire sau scriere cu o **preîncărcare automată** a unui banc, fără o comandă explicită de preîncărcare
 - Avantajul: preîncărcarea este efectuată în momentul de timp cel mai avansat în cadrul unui transfer exploziv
 - Execuția comenzii *Read with Auto Precharge*

Memoria SDRAM (7)



Memoria SDRAM (8)

- *Burst Terminate*
 - Utilizată pentru terminarea transferurilor explozive
- *Precharge Selected Bank*
 - Specifică preîncărcarea bancului activ pentru a fi pregătit pentru următorul acces
- *Precharge All*
 - Toate bancurile sunt preîncărcate simultan
- *Auto Refresh*
 - Reîmprospătează matricea de memorie SDRAM în mod explicit

Memorii DRAM

- Memorii DRAM
 - Parametrii memoriilor DRAM
 - Accesul în mod pagină
 - Categoriile de memorii DRAM
 - Memoria SDRAM
 - Memoria DDR SDRAM
 - Memoria DDR4 SDRAM
 - Memoria DDR5 SDRAM
 - Module de memorie

Memoria DDR SDRAM (1)

- **DDR** (*Double Data Rate*) **SDRAM**
 - Datele sunt transferate atât pe frontul crescător, cât și pe cel descrescător al semnalului de ceas
 - Pornind de la unele **variante brevetate** ale memoriei DDR, au fost propuse **specificații deschise**
 - Specificațiile au fost standardizate de comitetul JEDEC

Memoria DDR SDRAM (2)

- Interfața transferă două cuvinte de date la pinii de I/E în fiecare ciclu de ceas
 - Un singur transfer de date de $2n$ biți cu matricea internă DRAM
 - Două transferuri de n biți cu pinii de I/E
- Semnal de strob bidirecțional de date DQS
 - Este transmis împreună cu datele
 - Permite ajustarea variațiilor de propagare a semnalului de ceas, a lungimii conexiunilor

Memoria DDR SDRAM (3)

- Accesele de citire și scriere se efectuează în **mod exploziv**
 - Lungimea transferului exploziv poate fi programată la 2, 4 sau 8 locații
 - Poate fi validată o **funcție de preîncărcare automată a liniei**, inițiată la sfârșitul accesului
- **Latența semnalului CAS**: 2 sau 2,5 cicluri de ceas

Memoria DDR SDRAM (4)

- Două tipuri de aplicații
- **Aplicații bazate pe module:** sisteme de memorie principală
 - Viteza limitată de: încărcarea magistralei, lungimea liniilor
- **Aplicații bazate pe componente** (punct la punct): adaptoare grafice
- Tensiunea de alimentare: 2,5 V → reducerea puterii consumate cu 25%

Memoria DDR SDRAM (5)

- Tipurile de memorii DDR SDRAM sunt denumite după rata lor de transfer la vârf
 - **PC2400**: 150 MHz, rata maximă de transfer de 2.400 MB/s
- În standardul JEDEC sunt utilizate denumiri bazate pe frecvența transferurilor de date
 - **DDR-300**: transferuri de date la 300 MHz (frecvența semnalului de ceas de 150 MHz)

Memorii DRAM

- Memorii DRAM
 - Parametrii memoriilor DRAM
 - Accesul în mod pagină
 - Categoriile de memorii DRAM
 - Memoria SDRAM
 - Memoria DDR SDRAM
 - Memoria DDR4 SDRAM
 - Memoria DDR5 SDRAM
 - Module de memorie

Memoria DDR4 SDRAM (1)

- **DDR4 SDRAM**: generația cea mai răspândită a memoriilor DDR SDRAM
- Standardul DDR4: publicat în anul 2012
 - Actualizarea curentă: din anul 2017
- Producția de masă începută în anul 2014
- Putere consumată mai redusă
- Tensiune de alimentare: 1,2 V; 1,05 V
- Circuite de memorie cu capacitatea de 2 Gb, 4 Gb, 8 Gb, sau 16 Gb
- Organizarea: x4, x8 sau x16

Memoria DDR4 SDRAM (2)

- Opt transferuri în fiecare ciclu de ceas
- Rate de transfer ale datelor între:
 - 1600 MT/s (DDR4-1600, PC4-12800)
 - 3200 MT/s (DDR4-3200, PC4-25600)
- Există memorii cu rate mai ridicate
 - Exemplu: 4266 MT/s (PC4-34128)
- Latențe exprimate numeric: 10:10:10 (DDR4-1600); 20:20:20 (DDR4-3200)
- Latența t_{CL} exprimată în ns: 12,5 .. 15 ns

Memoria DDR4 SDRAM (3)

Denumire memorie	Frecvența mem. (MHz)	Rata de transfer (MT/s)	Rata maximă a datelor (MB/s)
DDR4-1600 (PC4-12800)	200	1.600	12.800
DDR4-1866 (PC4-14900)	233	1.866	14.933
DDR4-2133 (PC4-17000)	266	2.133	17.066
DDR4-2400 (PC4-19200)	300	2.400	19.200
DDR4-2666 (PC4-21333)	333	2.666	21.333
DDR4-2933 (PC4-23466)	366	2.933	23.466
DDR4-3200 (PC4-25600)	400	3.200	25.600

Memoria DDR4 SDRAM (4)

- Modificări tehnologice

- Număr de bancuri interne: 16 (organizarea x4, x8) sau 8 (organizarea x16)
- 4 sau 2 grupe de bancuri, 4 bancuri pe grup
- Trei pini de selecție ai circuitului
 - Selecția a până la 8 circuite integrate dintr-o stivă 3D de circuite din aceeași capsulă
- S-a eliminat magistrala partajată
 - Conexiune punct la punct cu fiecare modul de memorie

Memoria DDR4 SDRAM (5)

- S-a modificat interfața electrică de I/E a liniilor de date
 - Nu apare un curent dacă driverul de ieșire generează o tensiune pentru un nivel logic ridicat
- **Inversarea magistralei de date:** reduce numărul biților de zero transmiși
 - Semnal **DBI** activat dacă datele sunt inversate
 - Se reduce puterea disipată
- **Verificarea parității** pentru adrese și comenzi
 - Pinul **PAR**: bitul de paritate de la controler

Memoria DDR4 SDRAM (6)

- Cod CRC pentru date la operațiile de scriere
 - Calculat pentru fiecare cuvânt de date și biții DBI corespunzători
- Reducerea puterii consumate
 - Tensiunea de alimentare este mai redusă
 - Dimensiunea liniilor matricei de memorie este mai redusă
 - Noi metode de reîmprospătare
 - Perioada de reîmprospătare poate fi ajustată în funcție de temperatură
 - Interfața electrică; inversarea liniilor de date

Memorii DRAM

- Memorii DRAM
 - Parametrii memoriilor DRAM
 - Accesul în mod pagină
 - Categoriile de memorii DRAM
 - Memoria SDRAM
 - Memoria DDR SDRAM
 - Memoria DDR4 SDRAM
 - Memoria DDR5 SDRAM
 - Module de memorie

Memoria DDR5 SDRAM

- Standardul **DDR5**: publicat în iulie 2020
- Caracteristici
 - Tensiune de alimentare redusă la 1,1 V
 - Până la 8 grupe de bancuri, 4 bancuri pe grup
 - Două canale de memorie independente pe modul de memorie, de 32 sau 40 biți
 - Rate de transfer ale datelor între:
 - 4800 MT/s (**DDR5-4800**, **PC5-38400**)
 - 6400 MT/s (**DDR5-6400**, **PC5-51200**)

Memorii DRAM

- Memorii DRAM
 - Parametrii memoriilor DRAM
 - Accesul în mod pagină
 - Categoriile de memorii DRAM
 - Memoria SDRAM
 - Memoria DDR SDRAM
 - Memoria DDR4 SDRAM
 - Memoria DDR5 SDRAM
 - Module de memorie

Module de memorie (1)

- **DIMM** (*Dual In-Line Memory Module*)
 - Circuite integrate de memorie amplasate pe o placă de circuit imprimat
 - Contacte electrice separate pe fiecare parte a modului (spre deosebire de **SIMM**)
 - Cale de date de 64 biți
 - Module **DIMM ECC** (*Error Correcting Code*): realizează detecția și corecția erorilor
 - **SECCDED** (*Single Error Correct, Double Error Detect*): un bit suplimentar pe fiecare octet

Module de memorie (2)

- DIMM cu 184 pini: pentru **DDR SDRAM**
- DIMM cu 240 pini: pentru **DDR2 SDRAM** și **DDR3 SDRAM** → nu sunt compatibile
- DIMM cu 284 pini: pentru **DDR4 SDRAM**
- Dimensiuni (aprox.): 133 x 31 mm



Module de memorie (3)

Modul **DIMM** cu 284 pini (128 GB, **DDR4 SDRAM**)



Module de memorie (4)

● UDIMM (*Unbuffered* DIMM)

- Semnalele de adrese, control și date sunt conectate direct la controlerul de memorie
- Fiecare modul adăugat crește încărcarea electrică → număr limitat de module pe un canal de memorie
- **Avantaje:**
 - Vitezele sunt cele mai ridicate
 - Latențele sunt cele mai reduse

Module de memorie (5)

- **RDIMM** (*Registered DIMM*)
 - Semnalele de adrese și de control sunt conectate printr-un buffer
 - Se reduce încărcarea electrică
 - **Avantaj:** se pot conecta mai multe module la un canal de memorie
 - **Dezavantaje:**
 - Crește consumul de putere
 - Crește latența

Module de memorie (6)

- **LRDIMM** (*Load Reduced DIMM*)
 - Toate semnalele sunt conectate prin intermediul unui buffer
 - Se utilizează conexiuni paralele la controlerul de memorie
 - **Avantaj:** se pot conecta mai multe module → memorie de dimensiuni mari pentru servere
 - **Dezavantaje:**
 - Crește consumul de putere
 - Crește latența față de modulele **RDIMM**

Module de memorie (7)

- **SO-DIMM** (*Small Outline DIMM*)
 - Dimensiuni mai reduse comparativ cu modulele **DIMM** (aprox. 68 x 30 mm)
 - Utilizate pentru calculatoare portabile
 - SO-DIMM cu 200 pini: pentru memoriile **DDR SDRAM** și **DDR2 SDRAM**
 - SO-DIMM cu 204 pini: pentru **DDR3 SDRAM**
 - SO-DIMM cu 260 pini: pentru **DDR4 SDRAM**

Module de memorie (8)

Modul SO-DIMM cu 260 pini (16 GB, DDR4-SDRAM)



Rezumat (1)

- Parametrii de timp ai unei memorii DRAM pot indica performanța acelei memorii
- Accesul în mod pagină permite reducerea duratei ciclului de acces la memorie
- Memoriile SDRAM au mai multe avantaje față de memoriile DRAM cu interfață asincronă
 - Permit obținerea unor performanțe superioare
 - Memorează și execută comenzi codificate prin combinații ale unor semnale de control
- Memoriile DDR SDRAM sunt cele mai utilizate

Rezumat (2)

- Memoria **DDR4 SDRAM** introduce modificări tehnologice importante
 - Număr mai mare de bancuri interne
 - Conexiuni punct la punct
 - Putere consumată mai redusă
- Se utilizează diferite tipuri de **module de memorie**, cu avantaje și dezavantaje diferite
 - UDIMM
 - RDIMM
 - LRDIMM
 - SO-DIMM

Noțiuni, cunoștințe (1)

- Parametrii de timp ai memoriilor DRAM
- Accesul în mod pagină
- Metode pentru îmbunătățirea performanțelor memoriilor DRAM cu interfață asincronă
- Avantajele memoriilor DRAM cu interfață sincronă
- Deosebiri între memoria SDRAM și memoria DRAM asincronă
- Circuitul SPD (*Serial Presence Detect*)

Noțiuni, cunoștințe (2)

- Comenzi ale memoriei SDRAM
- Principiul și caracteristicile memoriei DDR SDRAM
- Modificări tehnologice la memoria DDR4 SDRAM față de generațiile anterioare
- Module de memorie UDIMM
- Module de memorie RDIMM
- Module de memorie LRDIMM